

Отдел Радиозлектроники

2008/ 2009

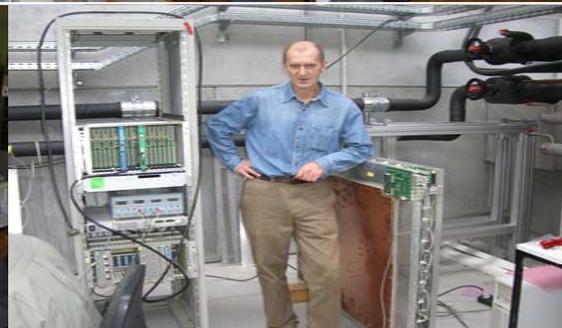
Отчёт и планы

Головцов В.Л.

Гатчина, Декабрь 2008

ОРЭ - 2008

Всего Сотрудников	25
Научных Сотрудников	8
Инженеров	13
Техников	4
Женщин	9
Мужчин	16
В возрасте до 40	2
Средний возраст	53.5



FQPFMP

24 Декабря 2008 г. ТИЯФ

Виктор Головцов

Структура ОРЭ - 2008

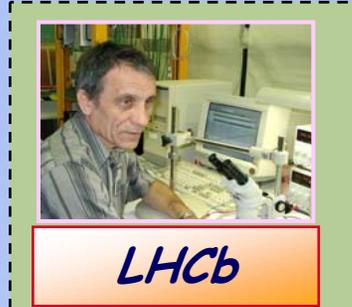
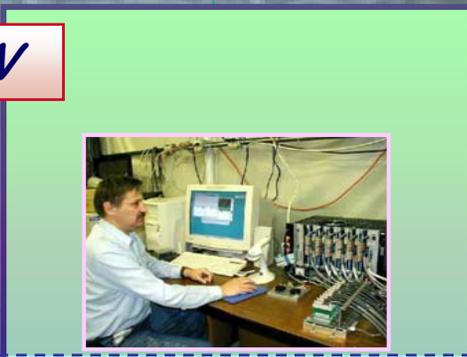


**CMS
Track Finder
ATLAS
Self Trigger**



**CRO3
Readout**

LHCb HV



LHCb



**Поддержка
Экспериментов (DO,
SC150, LAND etc)**

CMS Alignment/ LV Control



**Опытное
Производство:
5 Сотрудников**

FQPFMP

6 Тематических Групп : 18 Сотрудников

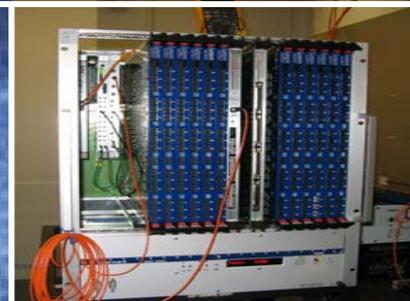
24 Декабря 2008 г. ПИЯФ

Виктор Головцов

Основные Тематические Группы 2008



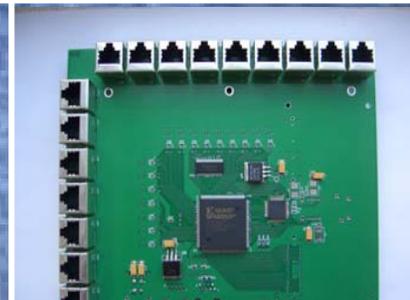
Track Finder (CMS):
Головцов В.Л., Уваров Л.Н.



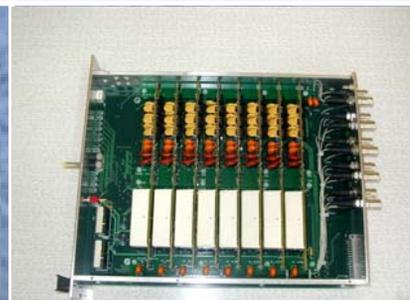
Self Trigger (ATLAS):
Головцов В.Л., Уваров Л.Н., Яцюра В.И.



CROS3 (LAND, SC150/ HISP, TS...)
Бондарь Н.Ф., Головцов В.Л., Голяш А.Г. Лобачёв
Е.А., Уваров Л.Н., Уваров С.П., Спириденков Э.М.,
Яцюра В.И.



LHCb/ LHCb HV
Волков С.С., Исаев Н.Б., Сергеев Л.О.
Бондарев С.В., Мыльникова А.В.
Бондарь Н.Ф., Орицин Е.М., Неустроев П.В.



Alignment/ LV Control (CMS):
Скнарь В.А.
Голяш А.Г.



CMS EMU Track Finder



Серийные модули
Процессора

Track Finder разработан для мюонной триггерной системы CMS. Реализован как 12 Процессоров, каждый из которых идентифицирует до 3 лучших мюонных треков в 60-градусном азимутальном секторе. Анализирует входные примитивные треки (сегменты) от индивидуальных камер, восстанавливает полные треки по четырём камерам, измеряет поперечный импульс P_t

Ноябрь 1998 -подписание MOU с UF. 1999 -начало проектирования

2000-2001- выпуск первого Прототипа (SP01), отладка и тест

В 2001 г. предложено новое идеологическое решение, позволившее реализовать второй прототип Процессора на одной сверхбольшой микросхеме FPGA. Кардинальное улучшение характеристик

2002-2003 - выпуск Прототипа SP02, отладка и тест

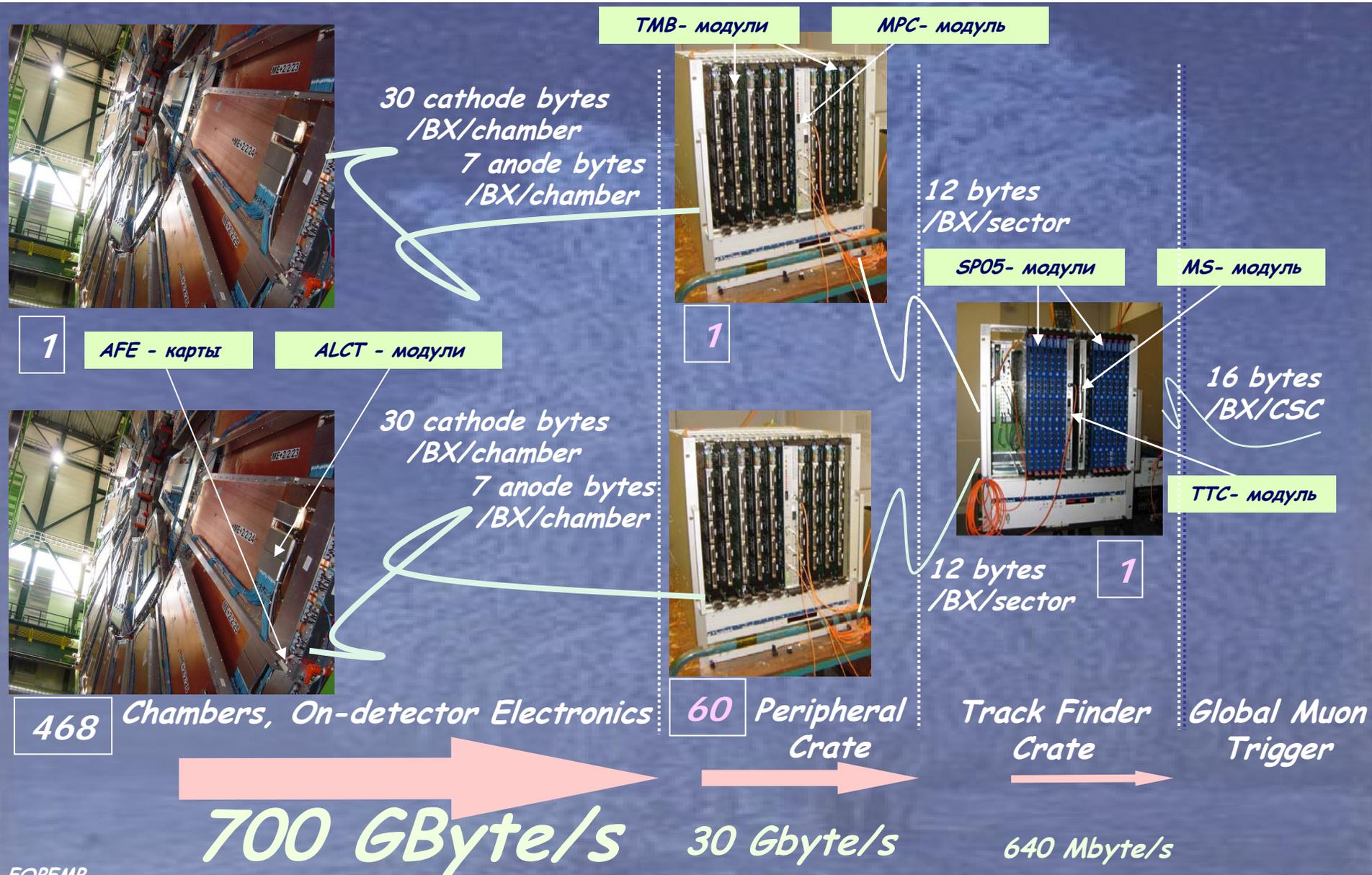
2004 - выпуск Прототипа SP04, отладка и тест

2005 - выпуск пилотной серии SP05 и массовое производство SP05

2006 - отладка и тест Модулей SP05, связь с DAQ, развитие Firmware

2007 - 2008 - отладка в составе распределённой мюонной триггерной системы, связь с DAQ, DT, GMT, развитие Firmware, пробный пучковый запуск

CMS TF Поток Данных



1

AFE - карты

ALCT - модули

30 cathode bytes /BX/chamber
7 anode bytes /BX/chamber

468 Chambers, On-detector Electronics

700 GByte/s

TMB- модули

MPC- модуль

1

12 bytes /BX/sector

SPO5- модули

MS- модуль

16 bytes /BX/CSC

TTC- модуль

12 bytes /BX/sector

1

60 Peripheral Crate

Track Finder Crate

Global Muon Trigger

30 Gbyte/s

640 Mbyte/s

Track Finder крейт

Wiener 6023 крейт с источником питания,

VME64x J1 Магистраль

*VME контроллер крейта
(SBS620 или CAEN 2718)*

12 модулей SP (UF/PNPI)

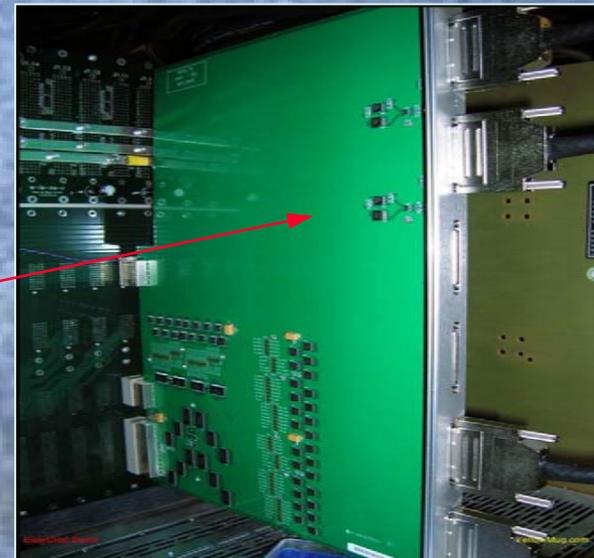
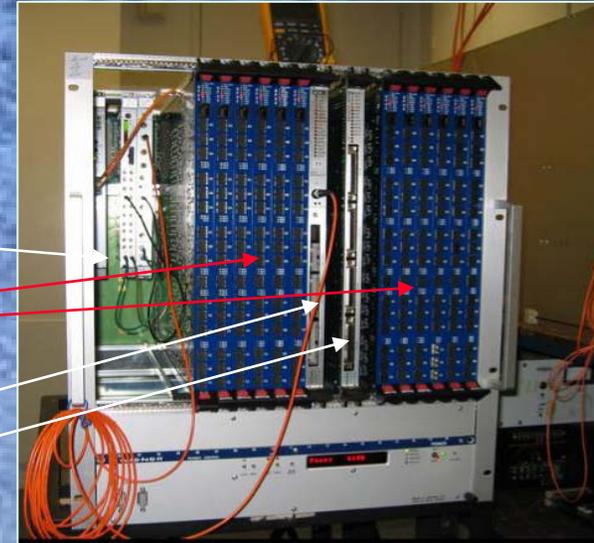
*Модуль Системной Частоты и Управления
(Clock and Control Board) CCB2004 (Rice)*

*Модуль Сортировщик Мюонов
(Muon Sorter) MS2005 (Rice)*

Специальная 6U Задняя Панель Rev.2 (UF)

*Распределитель частоты
TTCvi and TTCvx (optional)*

*12 Модулей связи с DT (Transition Boards)
(UF/PNPI)*

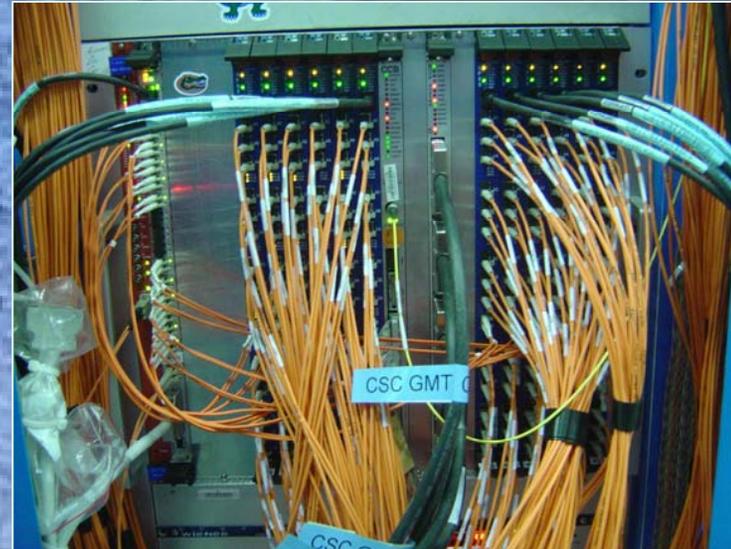


Track Finder 2008

Отладка SPs в составе распределённой триггерной системы EMU. Работа на «космике» с подключёнными данными CSC и DT

- эффективность регистрации трековых сегментов в окне совпадений и выбор оптимальной ширины окна;
- алгоритм ВХА (Bunch Crossing Analyzer) восстановления трековых сегментов в окне совпадений;
- эффективность синхронизации передачи данных по оптическому каналу связи периферийной электроники с процессором поиска треков;
- диагностика работы оптического канала передачи и мониторингирования ошибок;
- эффективность параллельного LVDS-канала обмена данными триггерной системы катодных стриповых камер и триггерной системы дрейфовых трубок

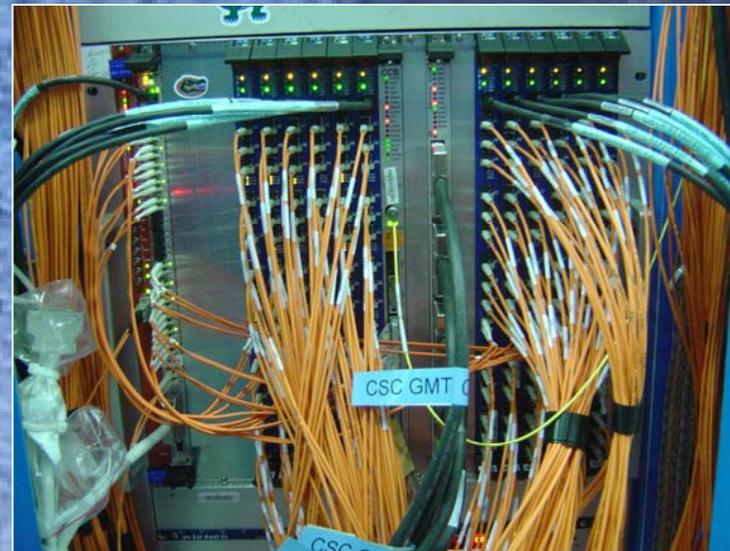
Интегрирование с DAQ и GMT
Модификация Firmware
Первые пучковые запуски



Track Finder 2008

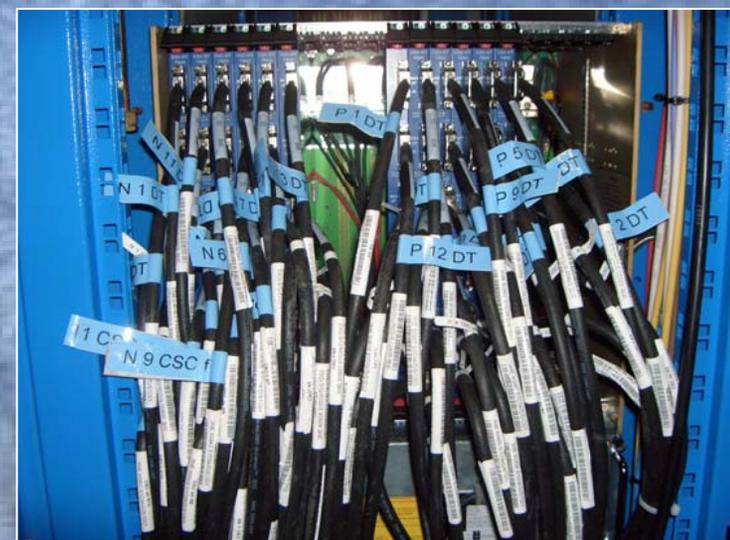
Временные параметры оптимизированы при посылках локального триггера на модули процессоров для:

- 1. Линий связи анодной придетекторной электроники (AFEB) и анодных локальных периферийных модулей (ALCT).*
- 2. Модулей ALCT совместно с катодными локальными периферийными модулями (CLCT) и трековыми материнскими платами (TMB).*
- 3. Линий связи LCT и модулей мюонных порт-карт (MPC).*
- 4. Модулей MPC и модулей процессоров (SP).*

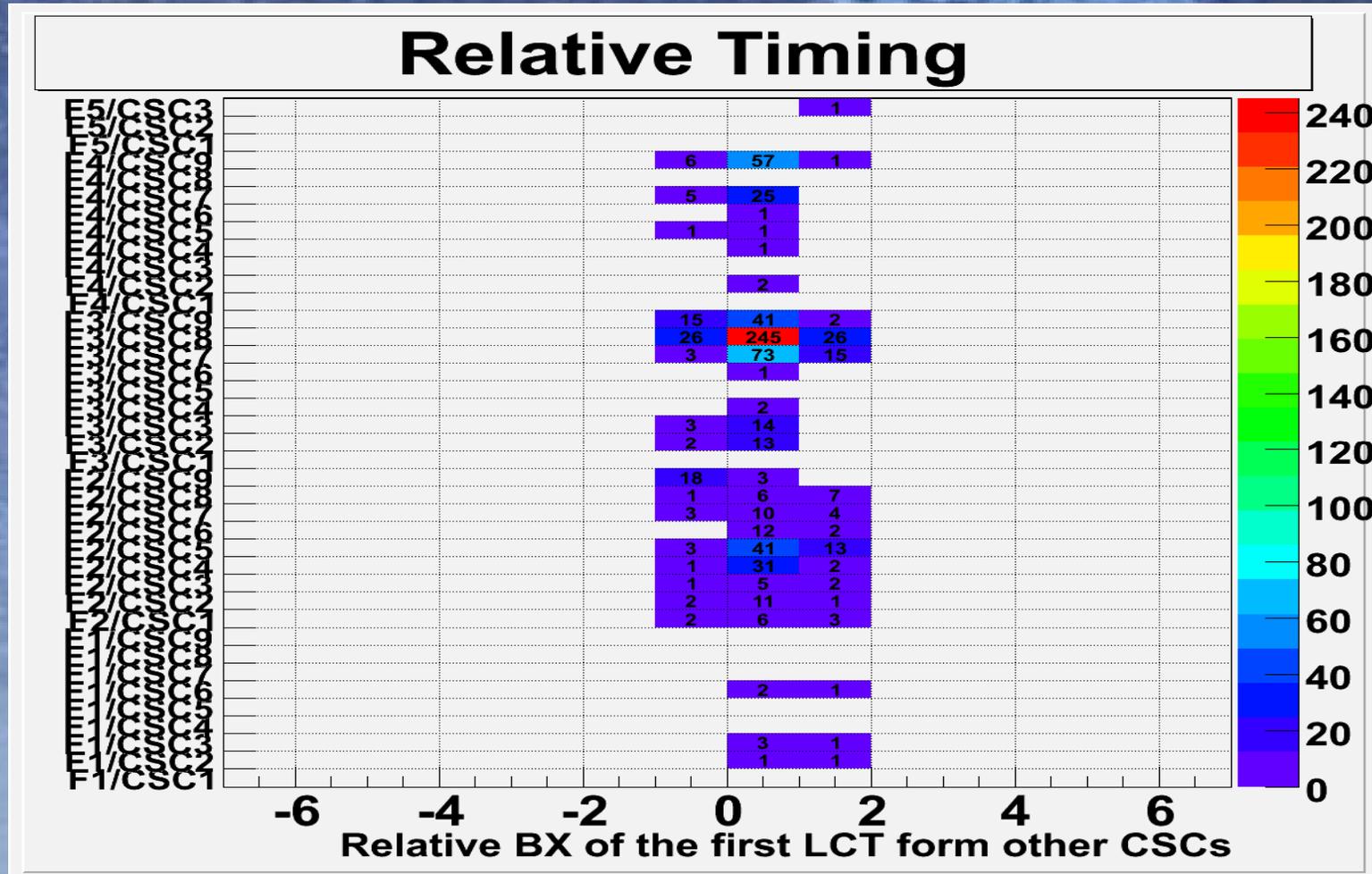


Временные параметры измерены и оптимизированы при посылках данных на DAQ для:

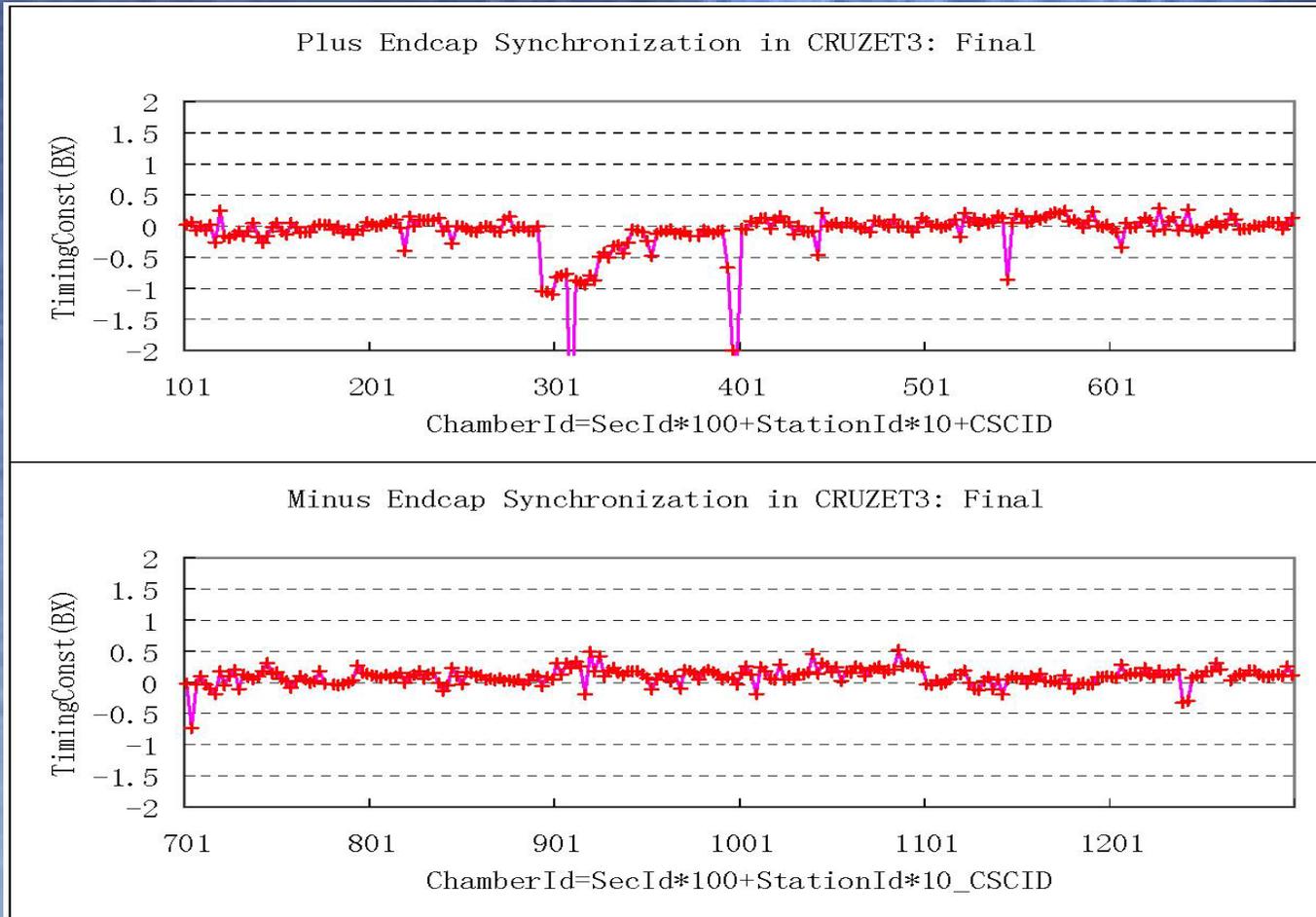
- 1. Приёма сигнала триггера первого уровня L1A модулем синхронизации и связи с триггером (CCB).*
- 2. Приёма сигнала L1A для катодной придетекторной электроники.*
- 3. Приёма сигнала L1A модулями TMB, ALCT.*



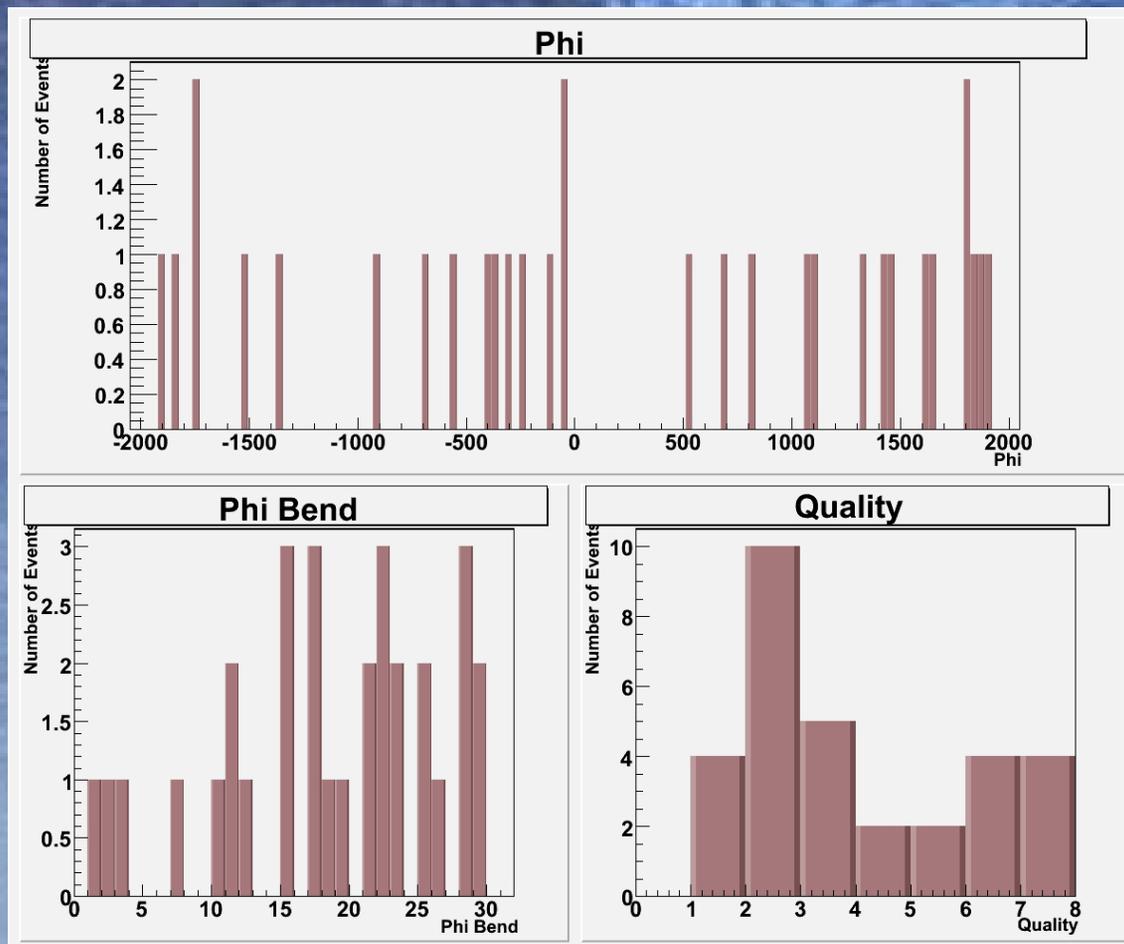
Временное распределение треков на входе SP



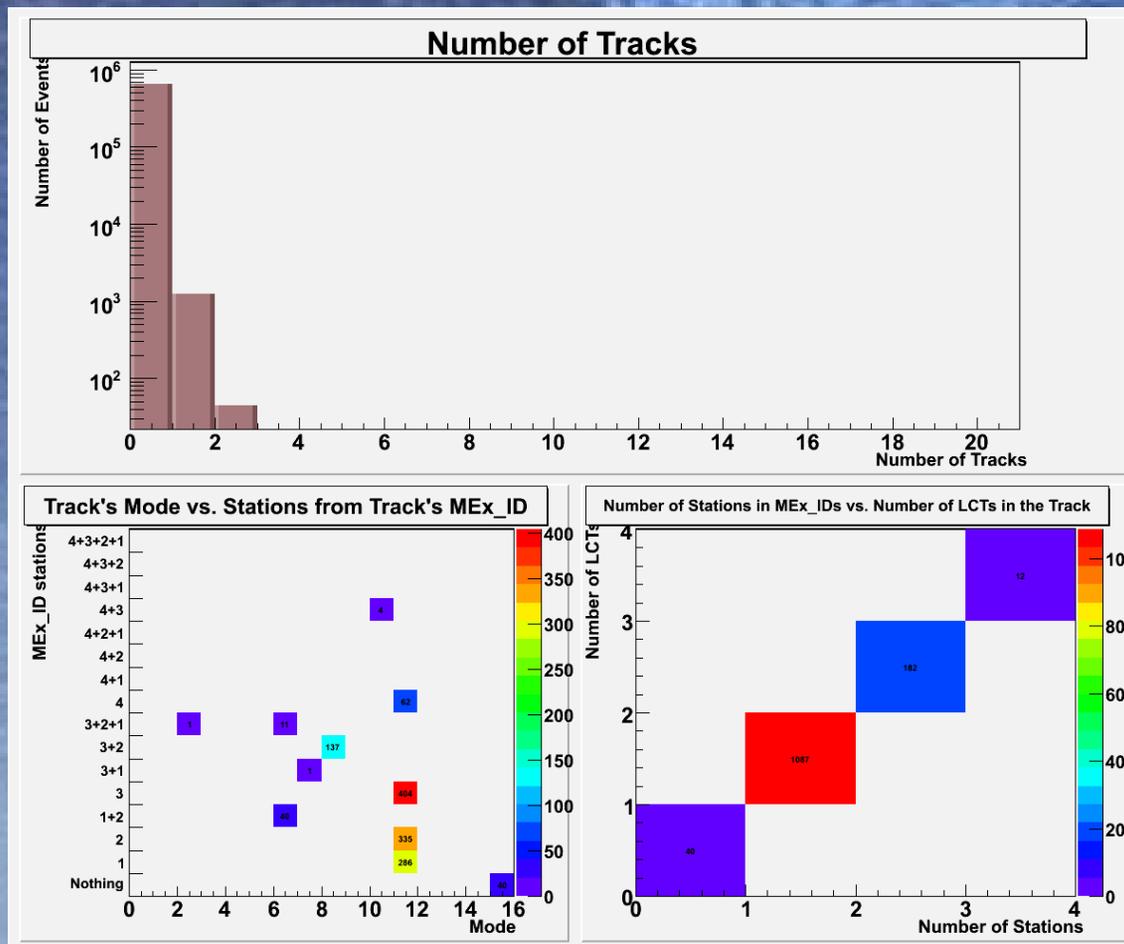
Временное распределение треков на выходе SP



Угловое распределение и качество треков на выходе SP



Полные треки и соответствующие им станции CSC



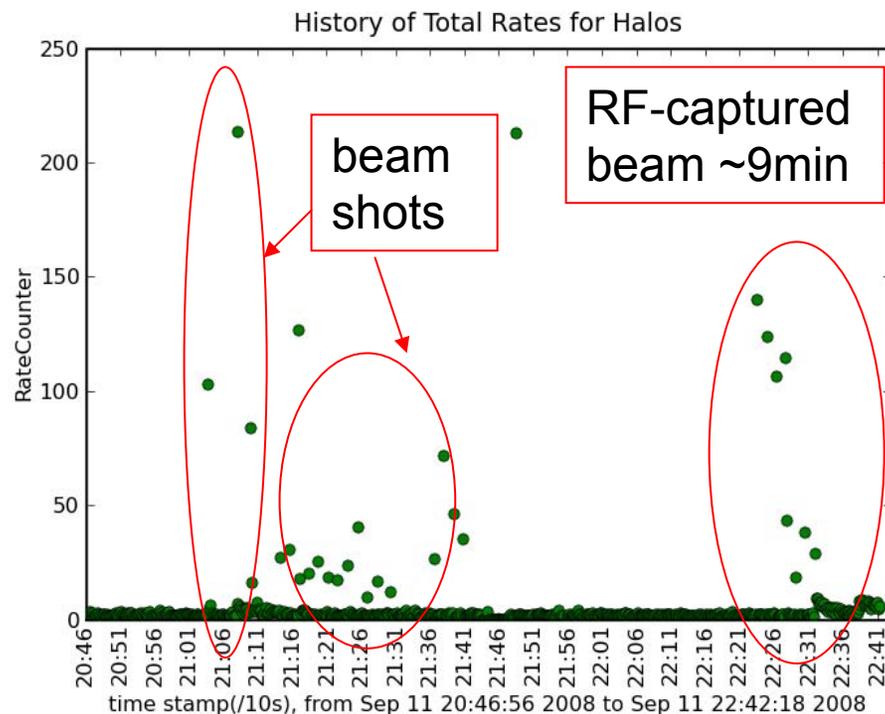
Beams seen from CSC Halo trigger rates

CSC are using "all halo" triggers

- *No Singles ; collision type coincidence window closed; so there are only halo triggers*
- *Both endcaps trigger*
- *One endcap was detuned in time with the other by 2BX*

Right plot shows the halo trigger rate history seen Sep.11 night (from CSCTF online monitoring)

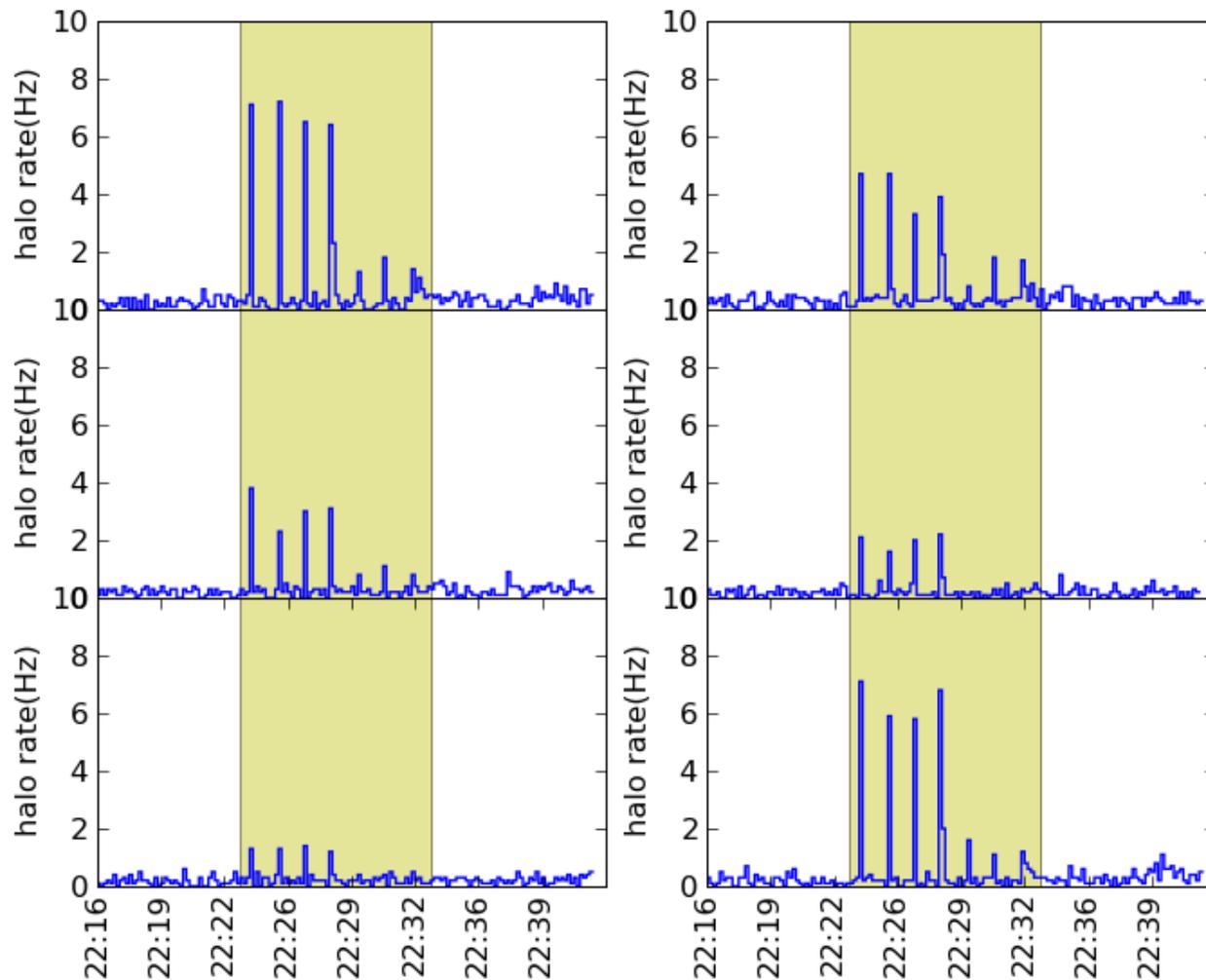
Next slide focuses on the period of RF-captured beam



When there is no beam, average halo rates from cosmic ray backgrounds are about 2.2Hz, and bottom trigger sectors dominate. Any obvious excess comes from beam!

CSC Halo rates during RF-captured beam :ME+

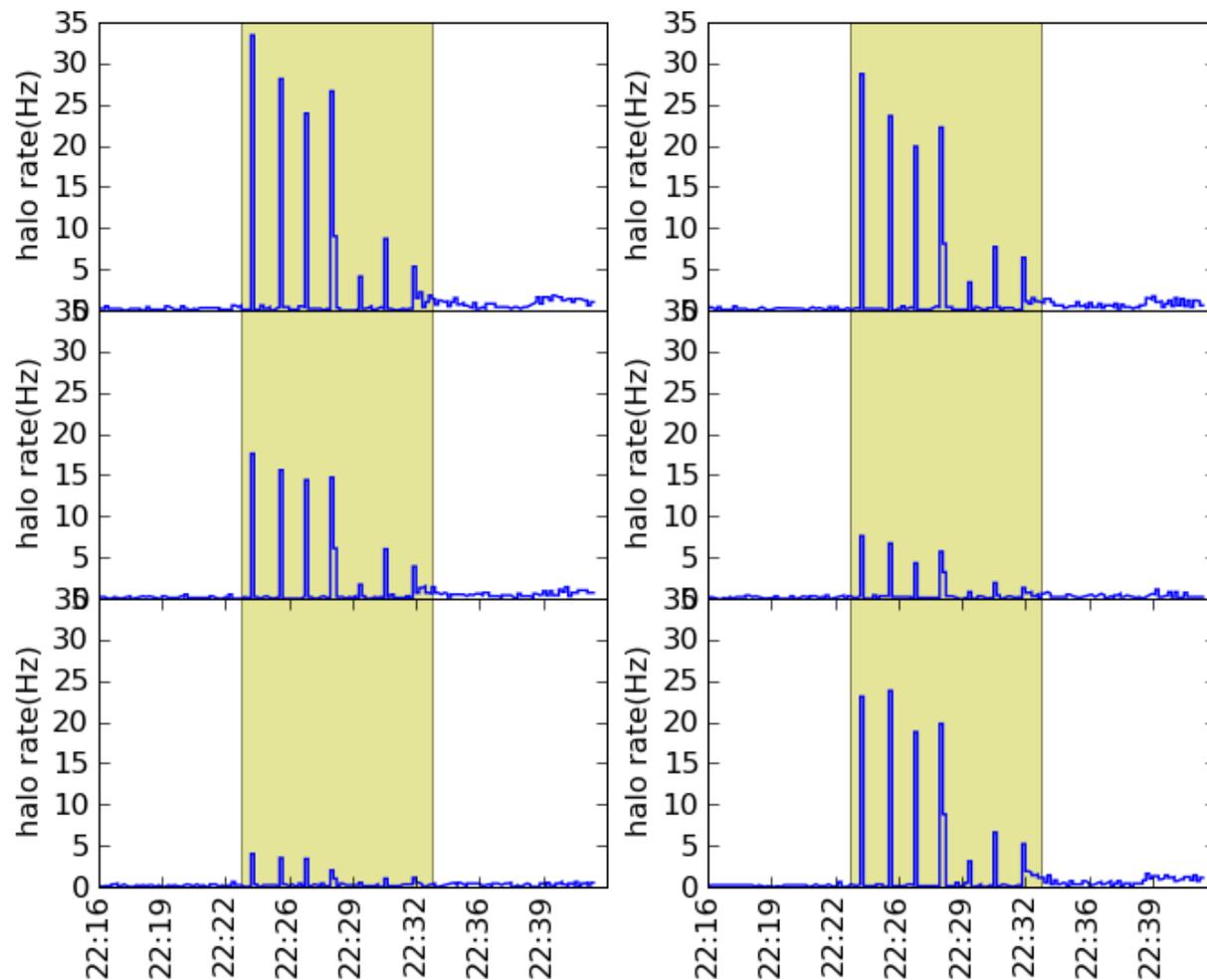
history of halo rate(/10s) in ME+ trigger sectors, Sep 11



- *ME+ trigger sectors 1-6*
- *rate increases simultaneously in every trigger sector*
- *TS1 & TS6 with highest rate*
- *they are inner, nearly horizontal and lower*

CSC Halo rates during RF-captured beam :ME-

history of halo rate(/10s) in ME- trigger sectors, Sep 11



- ME- trigger sectors 1-6
- rate increases simultaneously in every trigger sector
- TS1&TS2 has the highest rates
- they are inner, nearly horizontal and higher

Latency Update Summary

CSC-TF path:

- This is reduced to 77.7 bx currently*
- Reduces to 75.7 bx with new firmware (compare to TDR 78 bx)*
- SP (using BXA) 13 bx*

CSC→DTTF path:

- This is reduced to 64.2 bx currently*
- Reduces to 62.2 bx with new firmware*
- DTTF waits for CSC primitives starting at bx 59*

Track Finder - 2009

1. *Участие в пучковых запусках систем Track Finder*
2. *Модернизация Firmware SP в соответствии с развитием систем Track Finder*
3. *Консультирование и участие в эксплуатации Track Finder*
Согласование плана в Январе-Феврале 2009
4. *Программа SLHC (обуждение)*

Проект Self Trigger-ATLAS

Триггер предназначен для отбора первого уровня с использованием трековой информации сигналов «Быстрое ИЛИ» подсистемы ATLAS-TRT.

Анализирует входные данные в пределах имеющихся географических зон детектора, определяет примитивные треки по сегментам, восстанавливает полные треки, сортирует их по критерию качества и вырабатывает сигнал триггерного решения

Уникальная особенность - обеспечение самозапуска в период регистрации космических мюонов во время отладки и запланированных остановок

Физические задачи - события $p\bar{p} \rightarrow p\bar{p}e^+e^-$ с экстремально малым переданным импульсом и др.

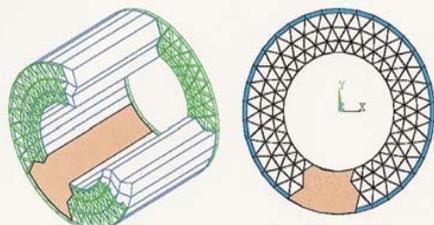
Июль 2007 - начало проектирования в соответствии с начатым финансированием (Госконтракт К325)

Октябрь 2007 - доклад-предложение Проекта в ЦЕРНе.
Уточнение технического задания и плана на 2007 г.

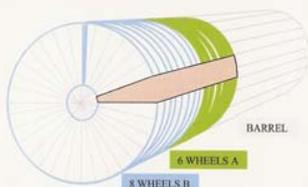
Этап 2007 - создание прототипа тестового стенда для исследования треков подсистемой ATLAS-TRT

Этап 2008 - создание прототипа Self Trigger для подключения к модулям системы TRT-ТТС (Госконтракт К 494)

Блок-схема алгоритма Self Trigger



Географические зоны баррельной подсистемы



Географические зоны торцевой подсистемы

Экстраполяция треков по сегментам в секторе 90°

Экстраполяция треков по сегментам в секторе 90°

Ассемблирование треков в секторе 180°

Ассемблер треков 1

Левая Сторона

Ассемблер треков 2

Правая Сторона

Ассемблер треков 3

Ассемблер треков 4

Восстановление и сортировка кандидатов в полные треки

Сортировщик треков

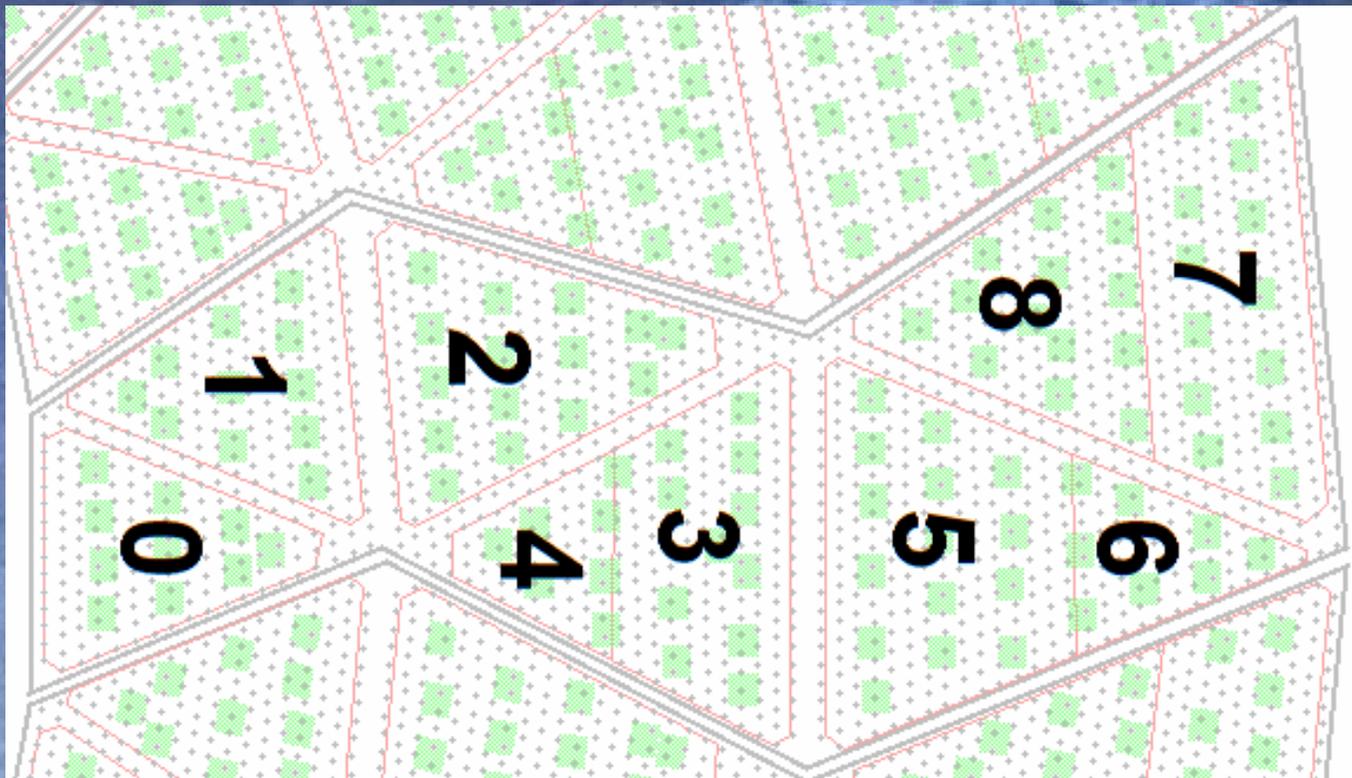
Решение

Всего 350 848 каналов дрейфовых трубок

1856 сигналов «Быстрое ИЛИ»

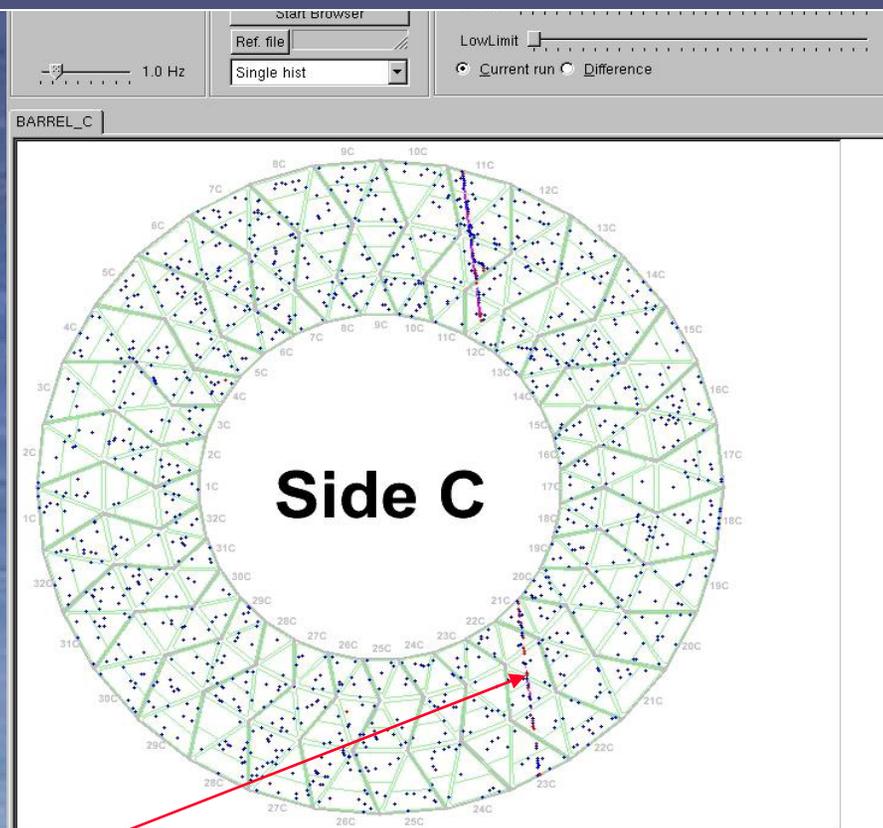
Ассемблер треков 5

Сегментация для центральной части Детектора



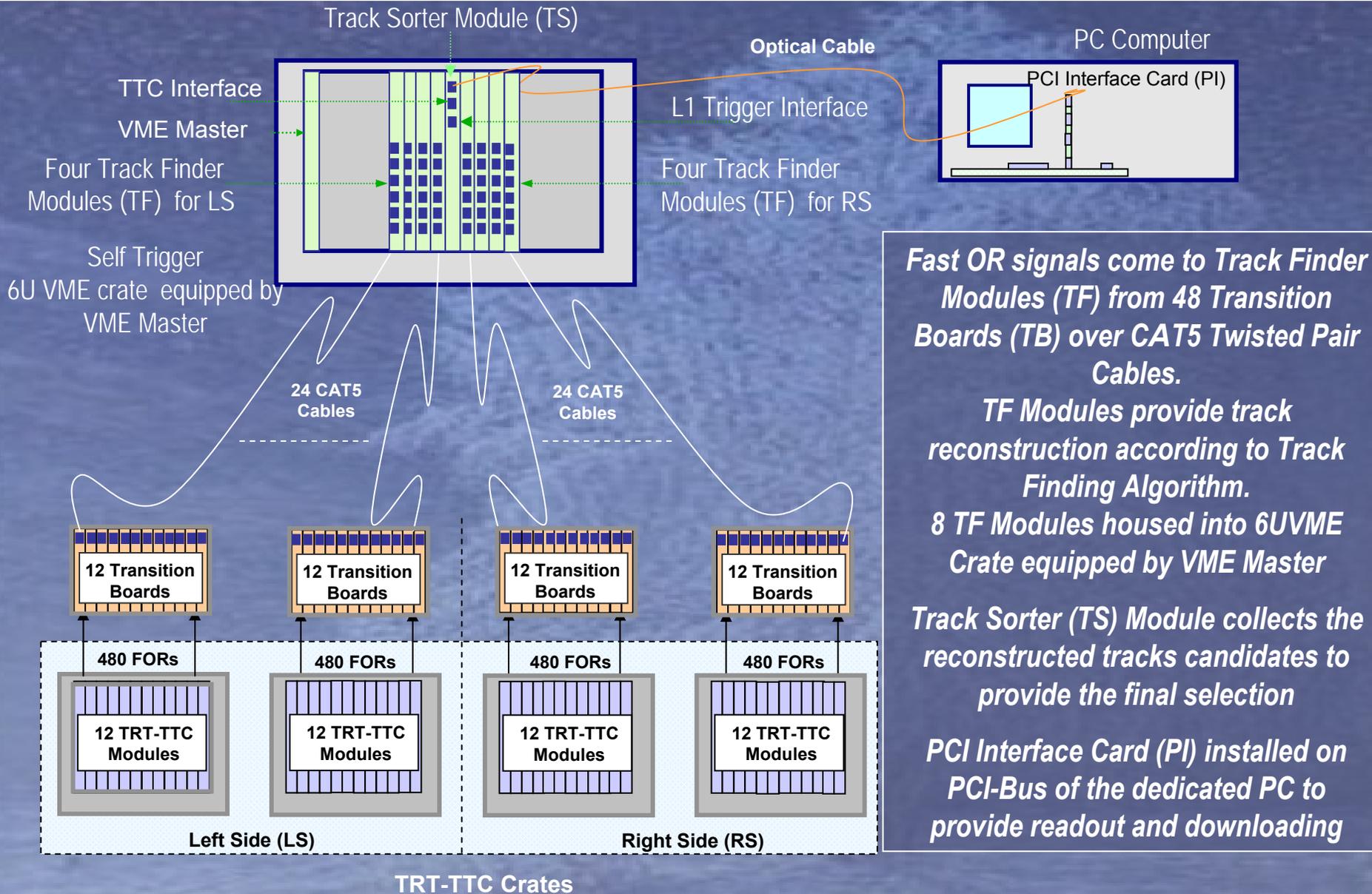
Сегментация центральной части детектора TRT по сигналам «Быстрое ИЛИ»
Полностью показан один сектор по азимутальному углу φ (1/32 центральной части)
Числа 0-8 – области детектора, объединённые по сигналу «Быстрое ИЛИ»

Регистрация событий с помощью триггера самозапуска

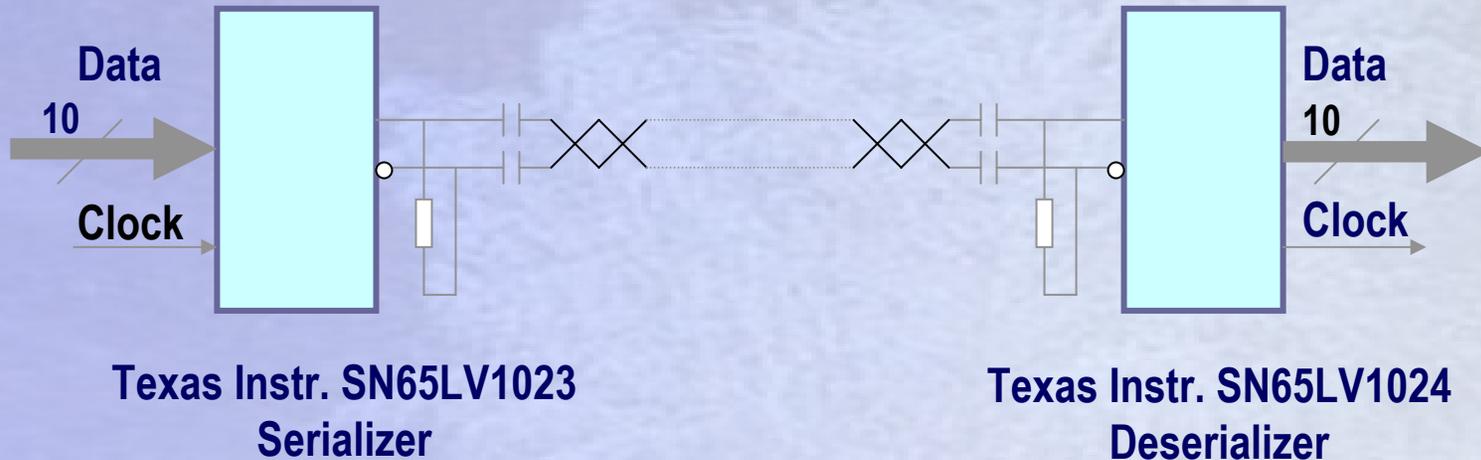


*Один из космических мюонов, зарегистрированный с помощью триггера самозапуска в центральной части Детектора
Триггер организован с помощью дополнительной логики 36 сигналов «Быстрое ИЛИ» в каждом из 16 TRT-ТТС модулей центральной части Детектора и последующей внешней триггерной логики совпадений
Частота записи событий ~ 3 Гц при эффективности 60%*

Конфигурация Self Trigger



Self Trigger Data Transmission



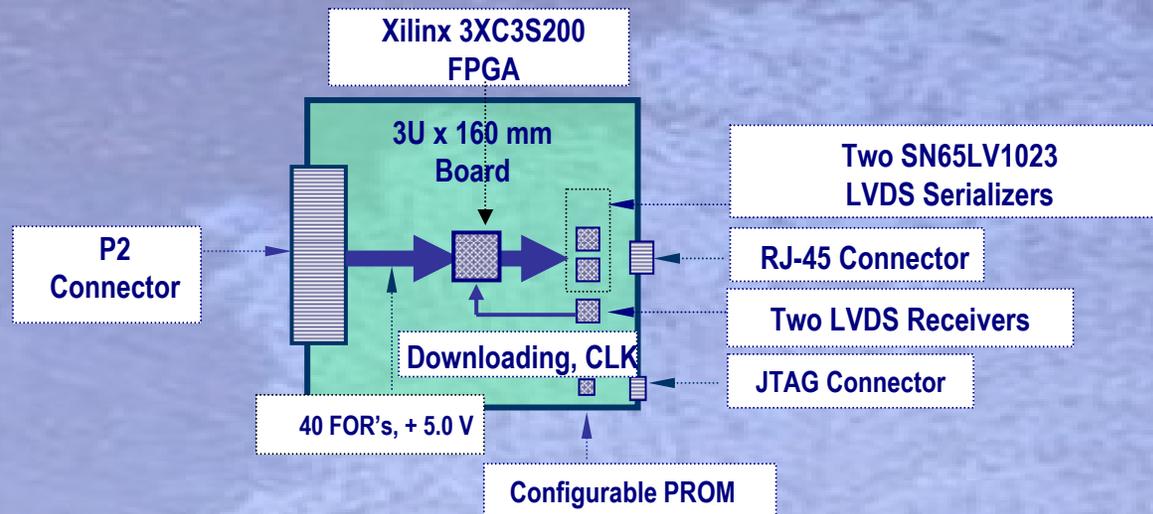
40 MHz embedded clock and DC-Balanced 10:1 and 1:10 data transmission

LVDS outputs to drive up to 10 meters shielded twisted pair cable

Embedded CDR (Clock and Data Recovery) on Receiver and no source of reference clock required

Saves system cost by narrowing data path that in turn reduce cable width, and connector size and pins

Self Trigger Transition Board Layout



Receives 40 (36) Fast OR signals from TRT-TTC module

Provides alignment and digitizing of Fast OR signals by Clob Clock, which come from TF board

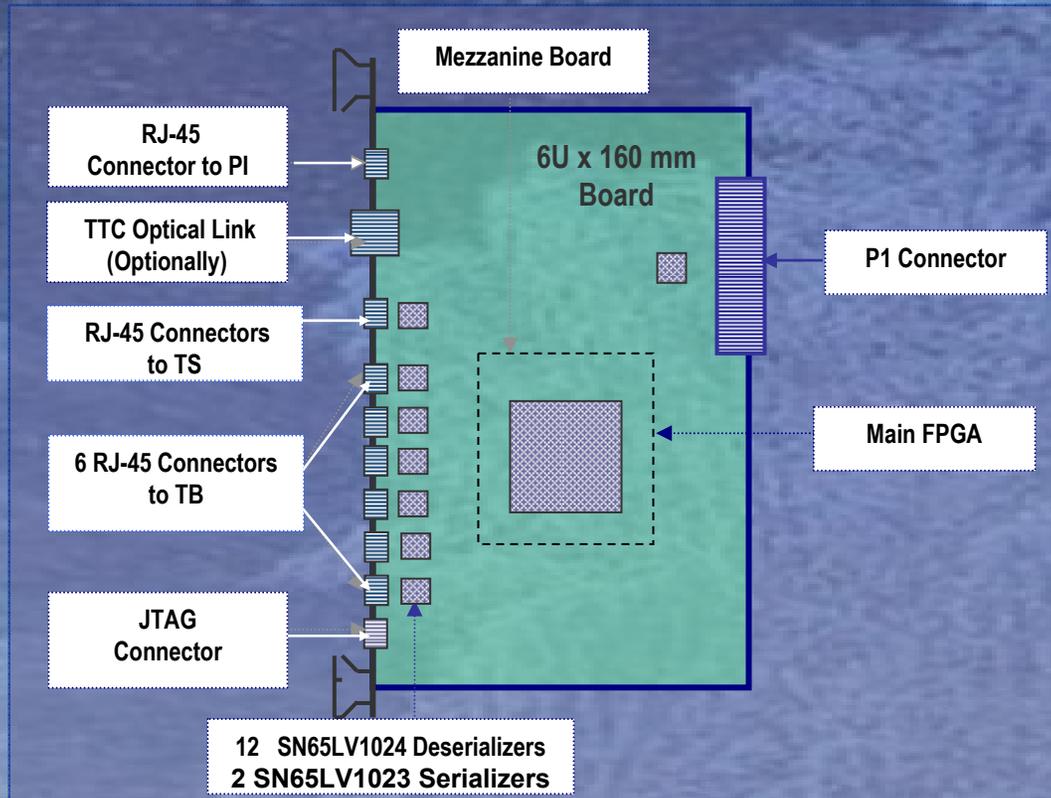
Provides primitive coincidence logic for geometrical zone, limited by 40 (36) FOR signals

Translates 20 bits as 2 best primitive segments to TF Module by two Serializers

Programmable Delay FIFO 5 ns step, 256 step range

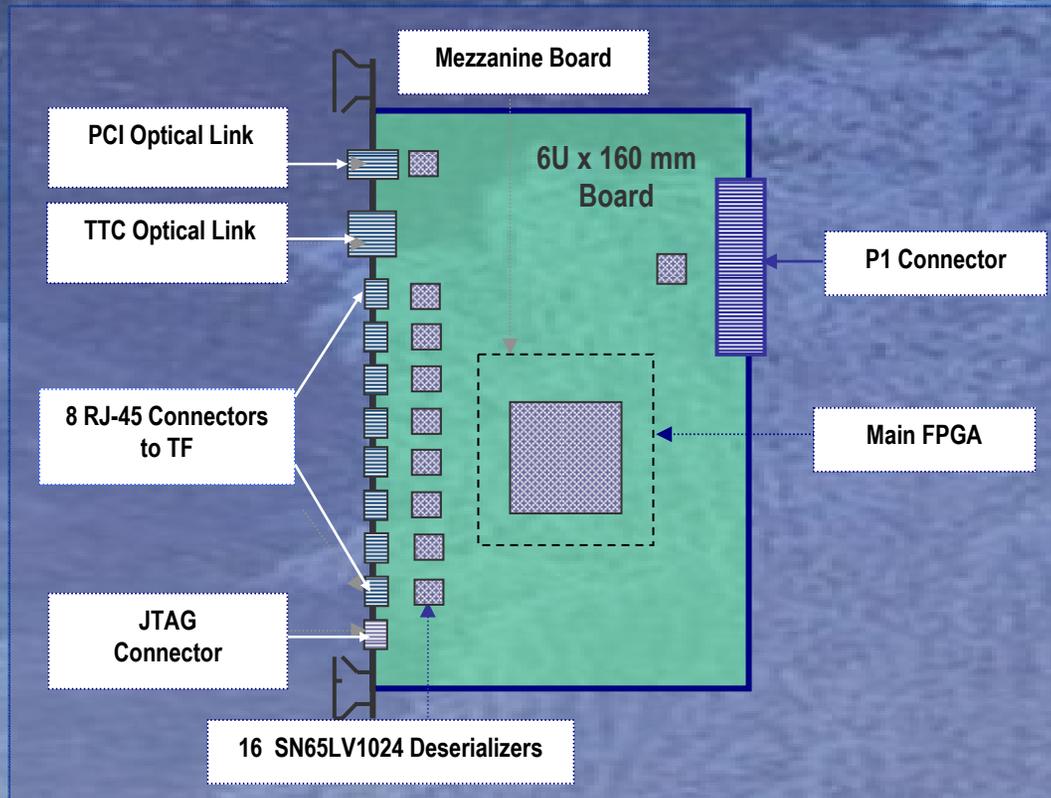
Programmable Gate FIFO 25 ns step, 16 step range

Self Trigger Track Finder Layout



Provides two best track segments for geometrical zone limited by 240 FOR signals
Extrapolates pairwise combinations of track segments. A successful extrapolation is assigned when two stubs lie within allowed windows of the geometrical coordinates
Examines successfully extrapolated track segments to see if a larger track can be formed (track assembling). A list of selected tracks is sent then for final selection

Self Trigger Track Sorter Layout



Provides final trigger decision according to track finder algorithm

Extrapolates pairwise combinations of track segments. A successful extrapolation is assigned when two stubs lie within allowed windows of the geometrical coordinates

Examines successfully extrapolated track segments to see if a larger track can be formed (track assembling). A list of selected tracks is sent then for final selection

План 2009

1. Выпуск прототипа Self Trigger - Март, 2009 :

8 ТВ модулей, 1 TF модуль, 1 PI модуль

Подключение к системе TRT-ТТС в ЦЕРНе

Отладка, верификация характеристик, анализ данных

2. Выпуск полномасштабного прототипа Self Trigger - Ноябрь, 2009

(при наличии финансирования, Госконтракт?)

ЛНСб Высоковольтная Система



*Система предназначена для высоковольтного питания многосегментных камер
Использует распределительные модули (дистрибьюторы),
располагаемые рядом с детекторами*

*Система обеспечивает индивидуальное регулирование и
мониторирование напряжения, мониторинг тока и
напряжения в каждом сегменте*

*Дискретность измерения тока - ~ 20 нА
Дискретность измерения и регулирования напряжения:
 ~ 2 В
Диапазон регулирования напряжения группы 36 и более
каналов - в пределах 3 КВ
Диапазон индивидуального регулирования
- в пределах 1КВ*



*Образцы
Дистрибьюторов
Системы*

*Октябрь 2005: Выигрыш тендера у CAEN на производство системы в 2000 каналов.
Стоимость проекта ~ 320 КСФН (CAEN ~ 700 КСФН)*

2006: Производство 1000 каналов системы (ЛНСб $\sim 50\%$)

*2007: Производство 1000 каналов Системы и Устройства Параллельного
Подключения Камер (Госконтракт)*

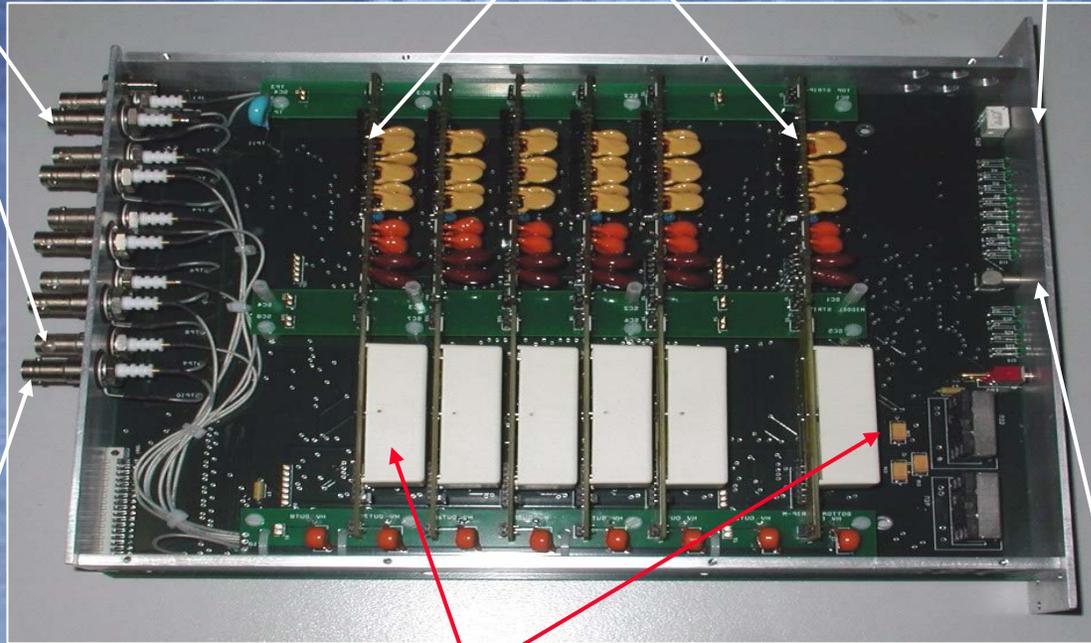
2008: Установка и отладка Системы в ЦЕРНе, производство 200 каналов (Госконтракт)

ЛНСб Головной Дистрибьютор

Восемь выходных
HV-разъёмов

8 плат одноканальных
регуляторов/сенсоров

Разъём низковольтного
питания



Входной
HV- разъём

8 плат реле

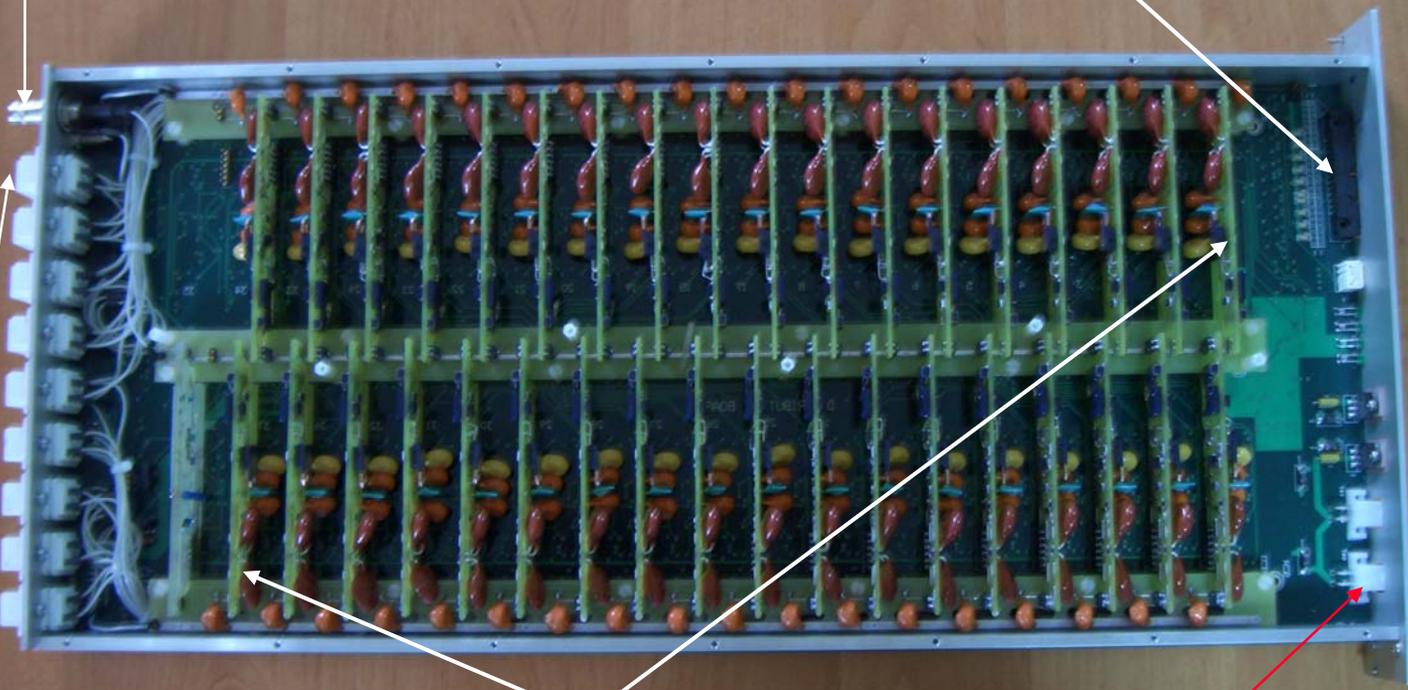
Разъём магистрали
управления и считывания

Модуль размером 40 x 230 x 280 мм (евромеханика)

ЛНСб 36-канальный Дистрибьютор

Входной
HV-разъём

Разъём магистрали
управления и считывания



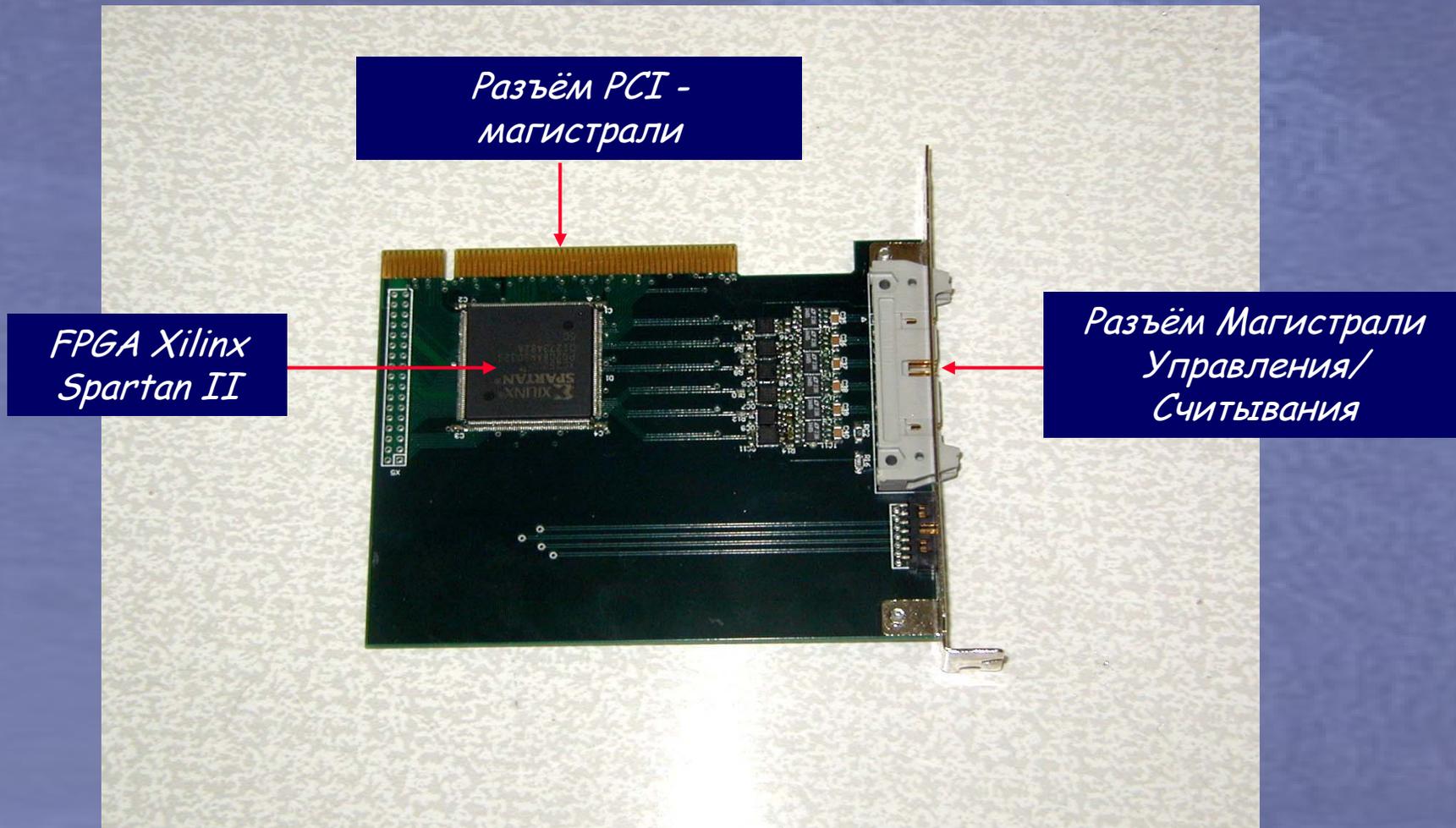
Девять выходных
пятиконтактных HV-
разъёмов

36 плат одноканальных
регуляторов-сенсоров

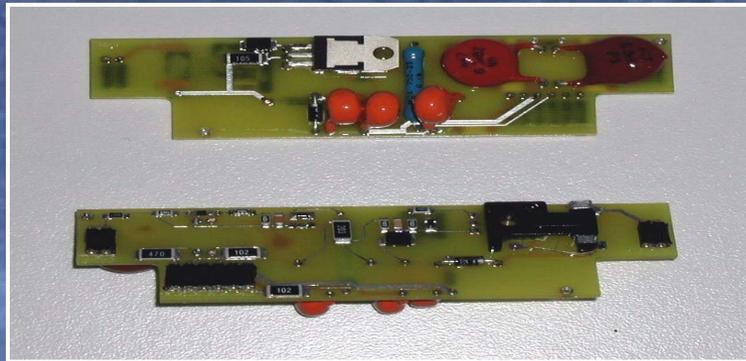
Разъём низковольтного
питания

Модуль размером 40 x 230 x 540 мм (евромеханика)

HV Интерфейсная Карта



ЛНСб HV Сенсорные Платы



Плата Регулятора 1 КВ



Плата Регулятора 3 КВ



Плата Реле

ЛНСб HV Устройство параллельного подключения камер

Устройство предназначено для распараллеливания выходов 36-канальных Дистрибьюторов и таким образом - обслуживания всех каналов (около 4000) Устройство должно быть впоследствии заменено модулями вновь выпущенной высоковольтной системы на 2000 каналов

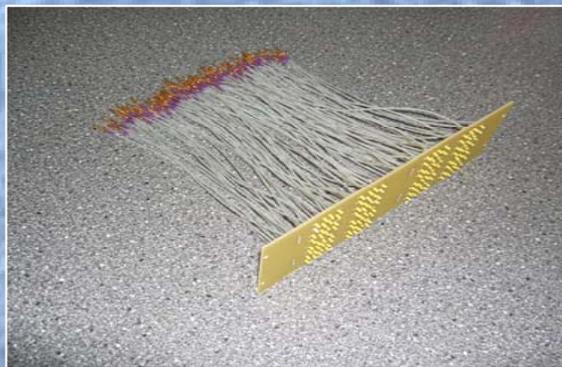
Устройство состоит из восьми модулей соединительной панели с кабелями. Каждый модуль имеет 80 входов и 320 выходов - по 4 выхода на каждый вход.

Устройство устанавливается между Дистрибьюторами и камерами и соединяется с ними короткими высоковольтными кабелями.

6 U крейт с передней и задней панелями



Модуль соединительной панели:
10 разветвительных плат
100 высоковольтных разъёмов

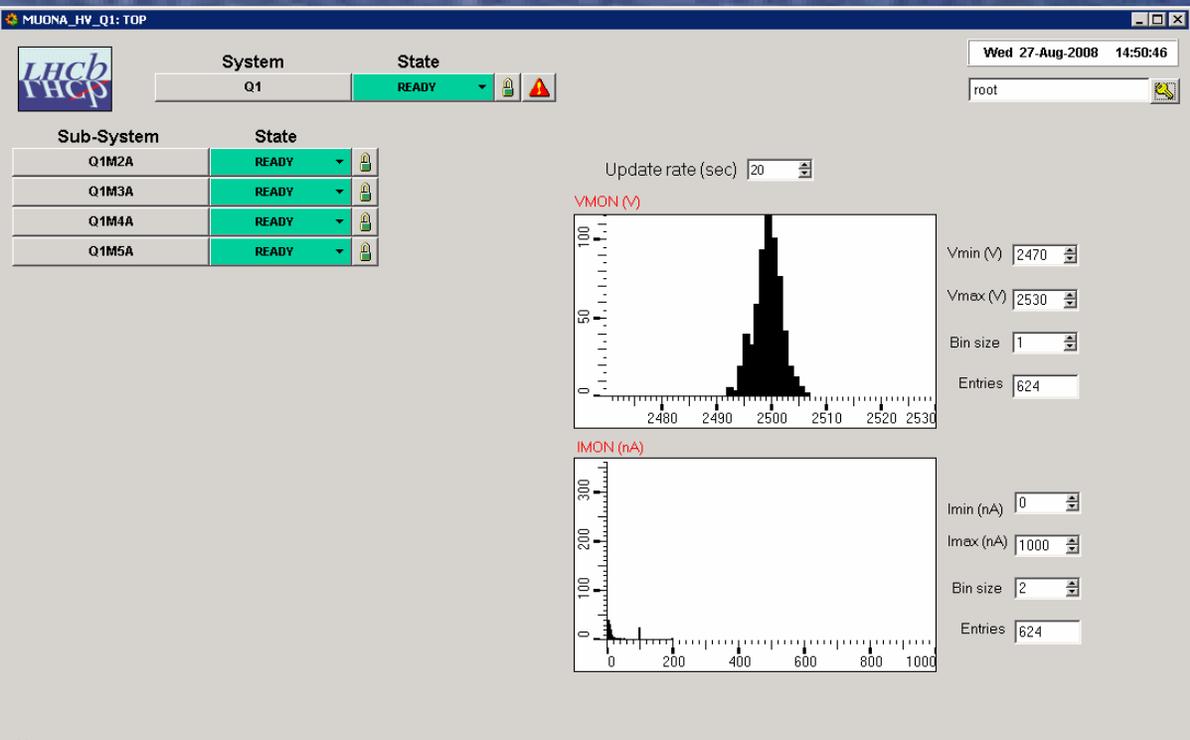


Разветвительная плата с высоковольтными изолированными проводами



Высоковольтный кабель с двумя 5-контактными разъёмами

ЛНСП HV Статус. Ноябрь 2008

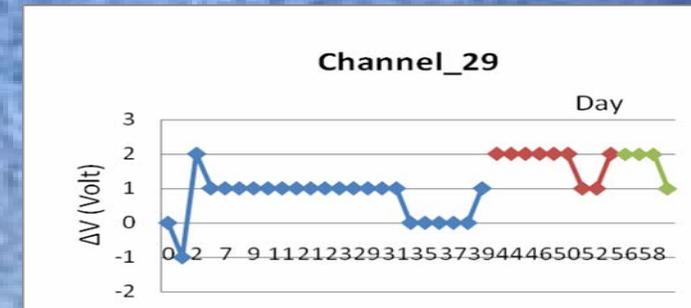
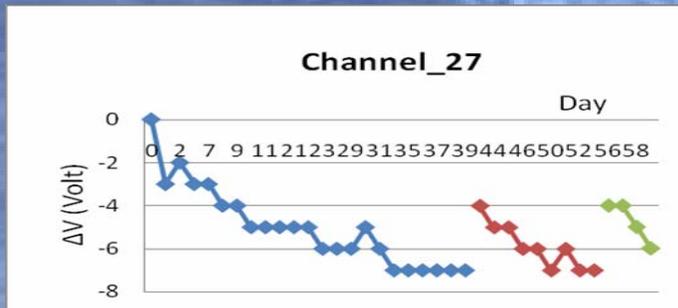
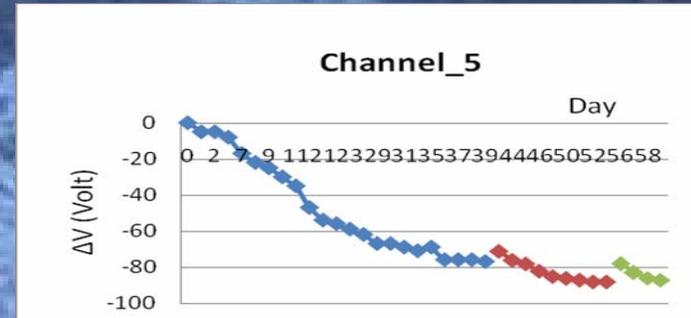
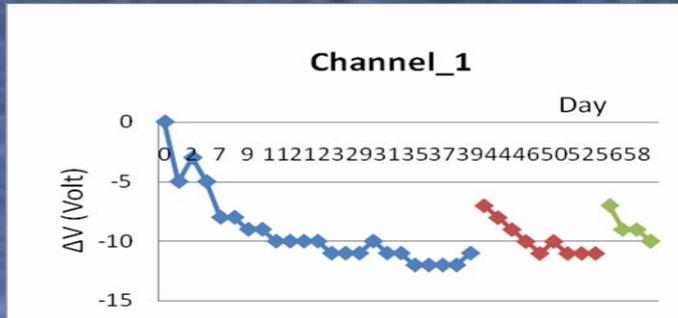


Распределение измеренного высоковольтного напряжения относительно номинального значения HV = 2500 В в 2000 каналов Мюонной системы и распределение темновых токов в этих каналах

Высоковольтная система калибрована на специальном стенде установлена в ЦЕРНе и подключена к камерам.

Проблема функционирования : часть системы периодически самопроизвольно отключалась. Выяснение и устранение причины рассинхронизации части системы потребовало около двух месяцев работы с использованием разработанной в ПИЯФ диагностической программы. Система в настоящее время работает стабильно, в полном соответствии с проектными параметрами.

ЛНСб HV Статус. Дрейф выходного напряжения



Специальный долговременный тест в ТИЯФ для наблюдения дрейфа

Требуется периодические on-line калибровки системы в ЦЕРНе

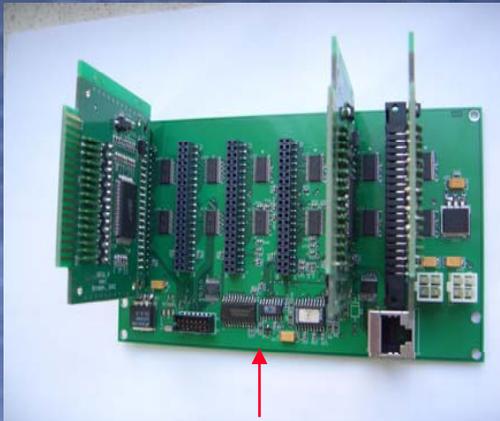
Для этого создаётся специальная калибровочная программа, работающая независимо от PVSS

ЛНСб HV План 2009

Поддержка работы системы в ЦЕРНе

**Выпуск очередных 600-1000 каналов из оставшихся 2000
(Госконтракт ?)**

CROS3 Система Считывания



*CROS3 Детекторная
Сборка на 96 каналов*

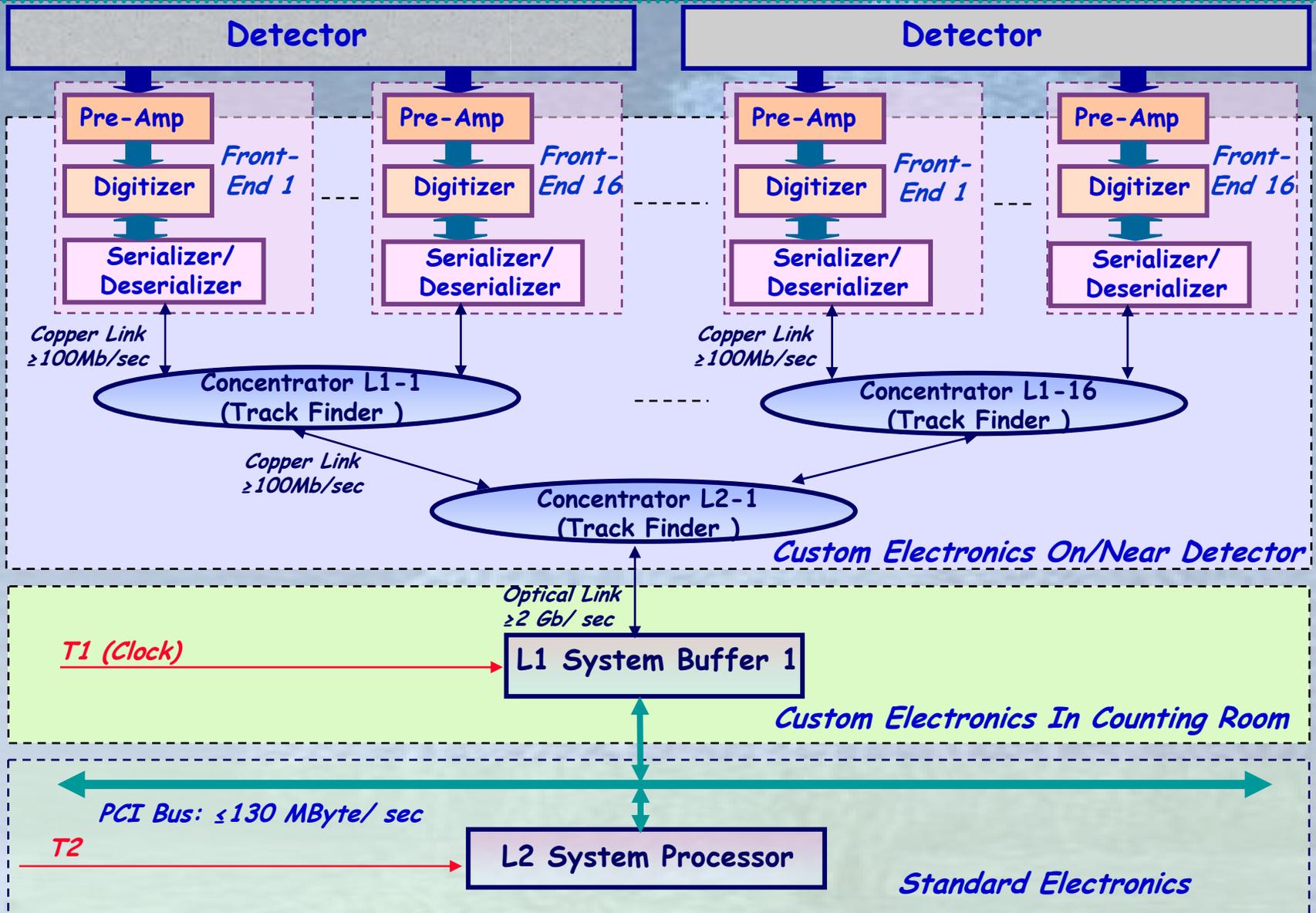
CROS3 – координатная система считывания

- * Учитывает достоинства (и недостатки) предыдущих систем CROS, CROS2.*
- * Использует достижения современных технологий, в том числе – ASIC CMP16_G, ASD-Q, FPGA Xilinx Spartan III и т.д.*
- * Адаптируется под конструкцию детектора.*

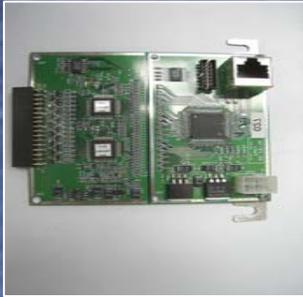
Особенности Системы:

- * Предусилитель, дискриминатор, задержка и считывание расположены непосредственно на детекторе*
- * Быстрое кодирование и считывание данных со скоростью >100 Мб/с по кабелям CAT5, CAT6 и до 2 Gb/s – по оптическим кабелям*
- * Возможность измерения временного распределения срабатывания каналов в интервале «ворот» схемы совпадений с дискретностью до 2.5 ns*

CROS3 Структура



CROS3_DC Изделия



AD_FE16 16 -Channel Amplifier/Digitizer:

Based on ASD_Q + FPGA

- * Peaking time 7 ns * Operational Threshold 2-3 fC
- * Double pulse resolution 20 ns * Power Consumption 30 mW/ch
- * Programmable Delay 10 ns step * Programmable Gate 2.5 ns step



CCB_16G Concentrator (GSI Option):

- * 16 In-Out LVDS Serial Links 100 Mb/s rate
- * Optical Finisar 2.1 GB/s Transceiver
- * GSI GTB Adapter Optional * Power Consumption ~300 mW



CSB System Interface/ Buffer:

- * PCI 32-bit Interface * Trigger LVDS Input
- * Optical Finisar 2.1 GB/s Transceiver
- * Power Consumption ~300 mW * Digitizing Clock 100 MHz

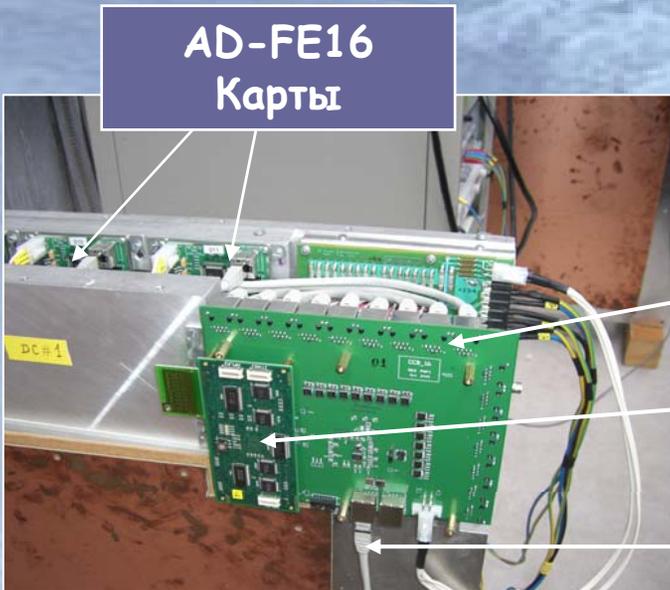
512- канальная система CROS3_DC с двумя дрейфовыми камерами с ноября 2006 работает в установке LAND (GSI)

Продолжение работы в 2008. Рекламаций не поступало

CROS3_DC в GSI



Дрейфовая Камера с Электроникой
(Вид сбоку)



AD-FE16
Карты

Дрейфовая Камера с Электроникой
(Вид спереди)

ССВ-16G
Концентратор

ГТВ Адаптер

LVDS Последовательный
Канал (CAT5 кабель)

CROS3_PWC Изделия



16_AD: 16 -Channel Amplifier/Discriminator
Based on GMP-16_G ASIC

- * Peaking time 30 ns * Minimum Threshold 7 fC
- * Double pulse resolution 80 ns
- * Power Consumption 30 mW/ch



CDR_96 - 96 Channel Digitizer:

- * Six 16 AD Cards on Board * Serial LVDS Link
- * Programmable Delay 10 ns step * Programmable Gate 10 ns step * 100 MHz Digitizing Clock
- * Power Consumption 500 mW



*Детекторная Сборка
на 96 каналов*



CCB_16 Concentrator:

- * 16 In-Out LVDS Serial Links Trigger LVDS Input
- * Optical Finisar 2.1 GB/s Transceiver
- * Power Consumption ~300 mW * Digitizing Clock 100 MHz

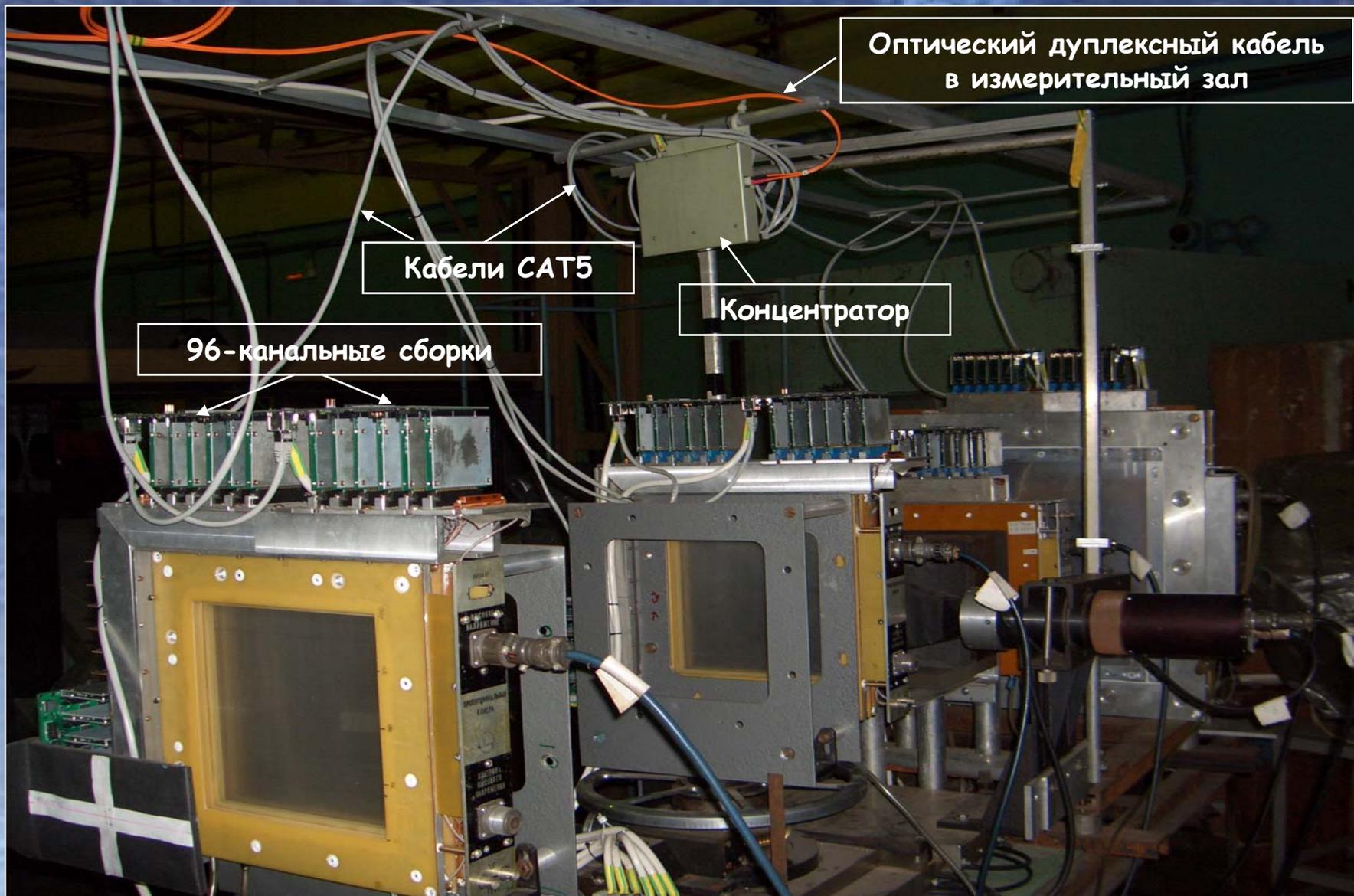


CSB System Interface/ Buffer:

- * PCI 32-bit Interface * Trigger LVDS Input
- * Optical Finisar 2.1 GB/s Transceiver
- * Power Consumption ~300 mW * Digitizing Clock 100 MHz

Декабрь 2007 ~ 2000 каналов CROS3 отработали 360 часов на пучке синхроциклотрона ТИЯФ (НЭС, О.В.Миклухо)

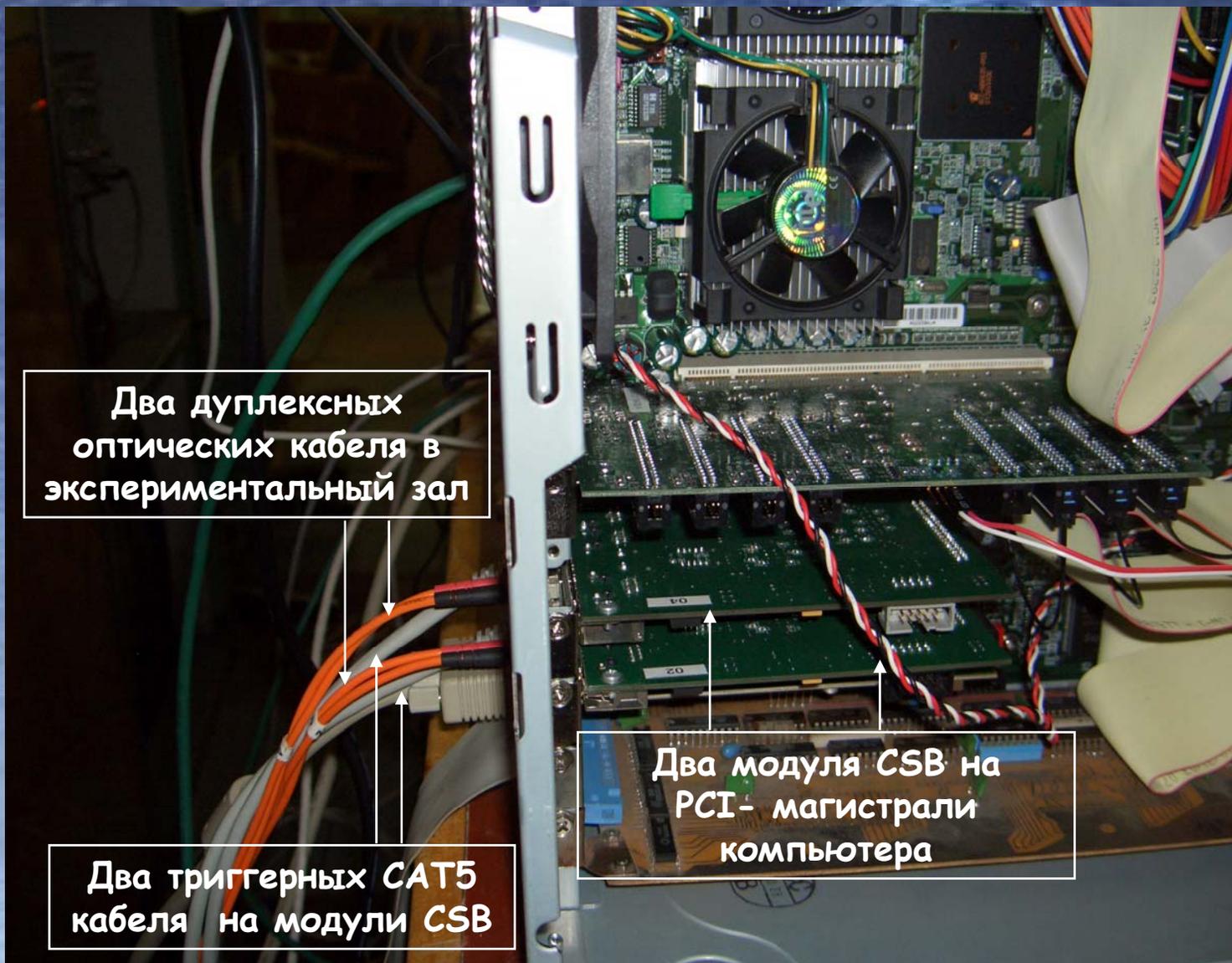
CROS3-PWC (НЭС) экспериментальном зале



24 Декабря 2008 г. ТИЯФ

Виктор Головцов

Интерфейс CROS3-PWC в измерительном зале



CROS3-PWC 2008

2007 - Выпущено 3500 каналов системы:

2000 каналов для НЭС (О.В.Миклухо) и 1500 каналов для FAMILON

Запуск в эксплуатацию 2000 каналов системы (НЭС, Декабрь 2007)

360 часов на пучке

Среднее время считывания события - 17 мкс

(Трехняя система - 350 мкс)

2008 дополнительно для НЭС выпущено и установлено на пучке 300 каналов

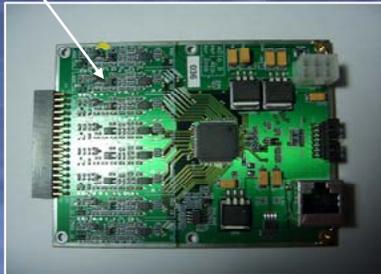
Модернизация Firmware

Среднее время считывания события - 13 мкс

Поддержка работы системы в дальнейшем

CROS3_B - SFB/ TR-16/B1 Spectrometer (Bonn)

Discrete Option instead
of ASD_Q



AD16_B 16 -Channel Amplifier/Digitizer:

Based on discrete elements + FPGA

- * Peaking time 7 ns
- * Operational Threshold 2-3 fC
- * Double pulse resolution 20 ns
- * Power Consumption 30 mW/ch
- * Programmable Delay 10 ns step
- * Programmable Gate 2.5 ns step

CCB_B Concentrator :

- * 16 In-Out LVDS Serial Links 100 Mb/ s rate
- * Optical Finisar 2.1 GB/s Transceiver
- * Power Consumption ~300 mW

CSB_B System Interface/ Buffer:

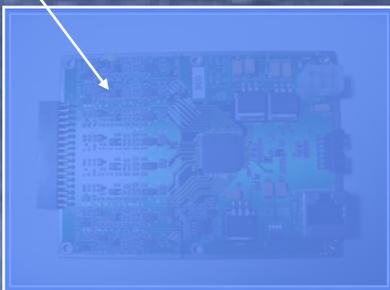
- * PCI 32-bit Interface
- * Trigger LVDS Input
- * Optical Finisar 2.1 GB/s Transceiver
- * Power Consumption ~300 mW
- * Digitizing Clock 100 MHz

2008 - Выпущено 400 каналов CROS3_B

Всего к выпуску 2500 каналов - до конца 2009

CROS3_TS Структура

Under design



48 - Channel Amplifier/Digitizer:

Based on discrete elements + FPGA

- * Peaking time 7 ns * Operational Threshold ≤ 15 fC
- * ADC 8/12 bit resolution
- * Programmable Delay 10 ns step * Time measurement 2.5 ns step

CCB_B Concentrator :

- * 16 In-Out LVDS Serial Links 100 Mb/ s rate
- * Optical Finisar 2.1 GB/s Transceiver
- * Power Consumption ~300 mW

CSB_B System Interface/ Buffer:

- * PCI 32-bit Interface * Trigger LVDS Input
- * Optical Finisar 2.1 GB/s Transceiver
- * Power Consumption ~300 mW * Digitizing Clock 100 MHz

Выпуск системы ~ в конце 1 квартала 2009

CMS EMU Alignment System

Система предназначена для контроля и мониторинга положения детекторов экспериментальной установки CMS .

*Использует оптические позиционные сенсоры, мониторирующие положение прямой линии лазера
Считывание данных сенсоров контролируется DSP-процессорами.*

Система считывания (DCOPS) транслирует затем данные в Host DAQ

Разработка системы производилась в коллаборации с Fermilab

Состав Системы:

<i>Front-End Sensor Boards</i>	<i>- 1216</i>
<i>DCOPS Readout Boards</i>	<i>- 306</i>
<i>DCOPS Interface Boards</i>	<i>- 62</i>
<i>Analog Interfaces</i>	<i>- 56</i>
<i>Proximity Interface</i>	<i>- 14</i>
<i>Temperature Conversion</i>	<i>- 13</i>

2008:

- Тест subsystem на детекторе*
- Отладка и мониторинг в тестовых прогонах*

CMS EMU Alignment System

Top FSM

System	State
ALIGN_ENDCAP	ERROR

Sub-System	State
ENDCAP_ANALOG	ON
ENDCAP_DCOPS	OFF
ENDCAP_LV	ERROR

FSM for sub system:
ENDCAP_ANALOG
ENDCAP_DCOPS
ENDCAP_LV

Warning
No connection to Oracle DB. Call expert!!!
OK

Managers monitor

ENDCAP Alignment System

Transfer plate Clinometers Z-sensors
R-sensors
DCOPS

DIM States
DIM Manager
DNS Server
Start Dim Manager

RDB States
RDB Write
RDB Connect
Start RDB Manager

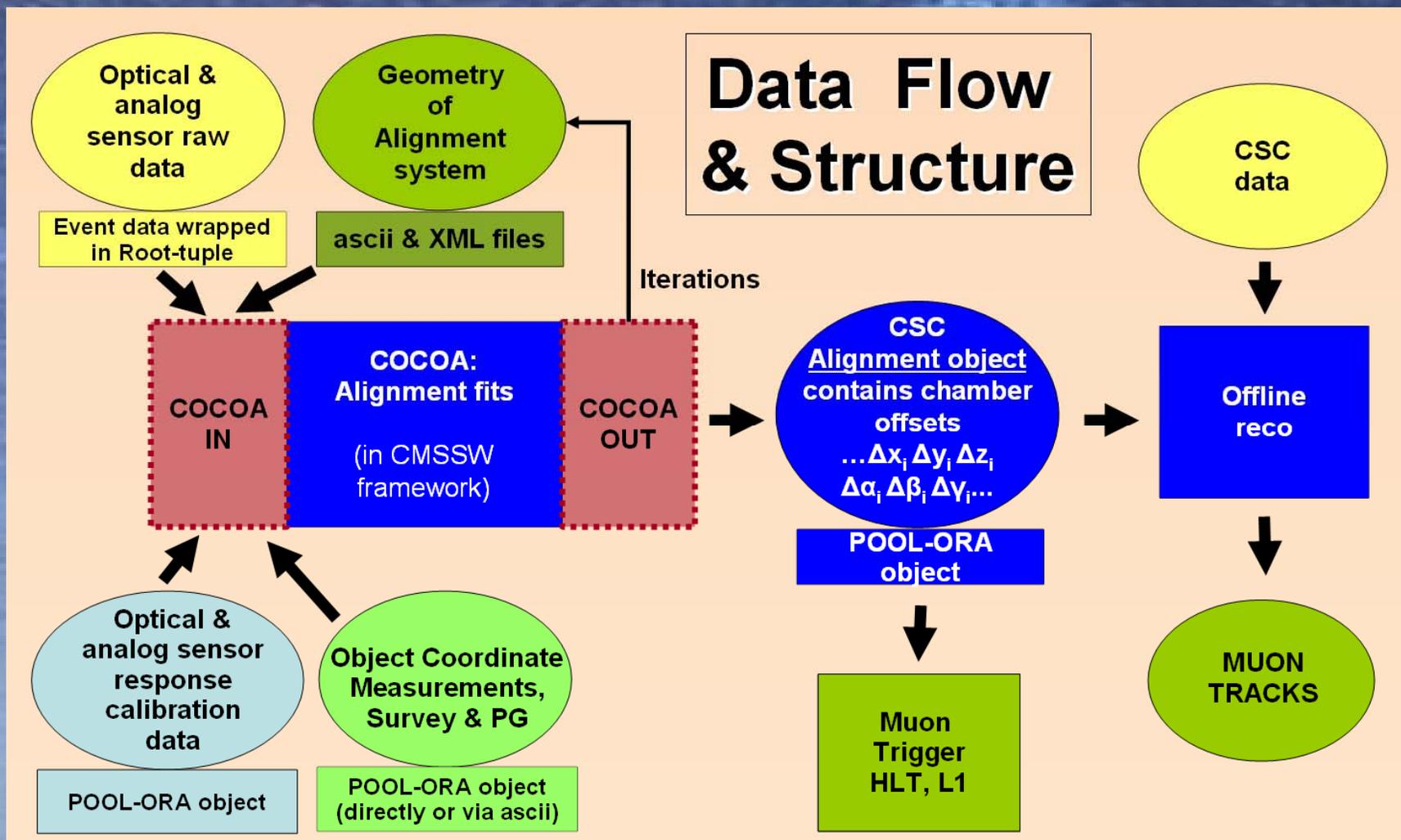
OPC States
OPC Server
OPC Connect
Start OPC Manager

Messages

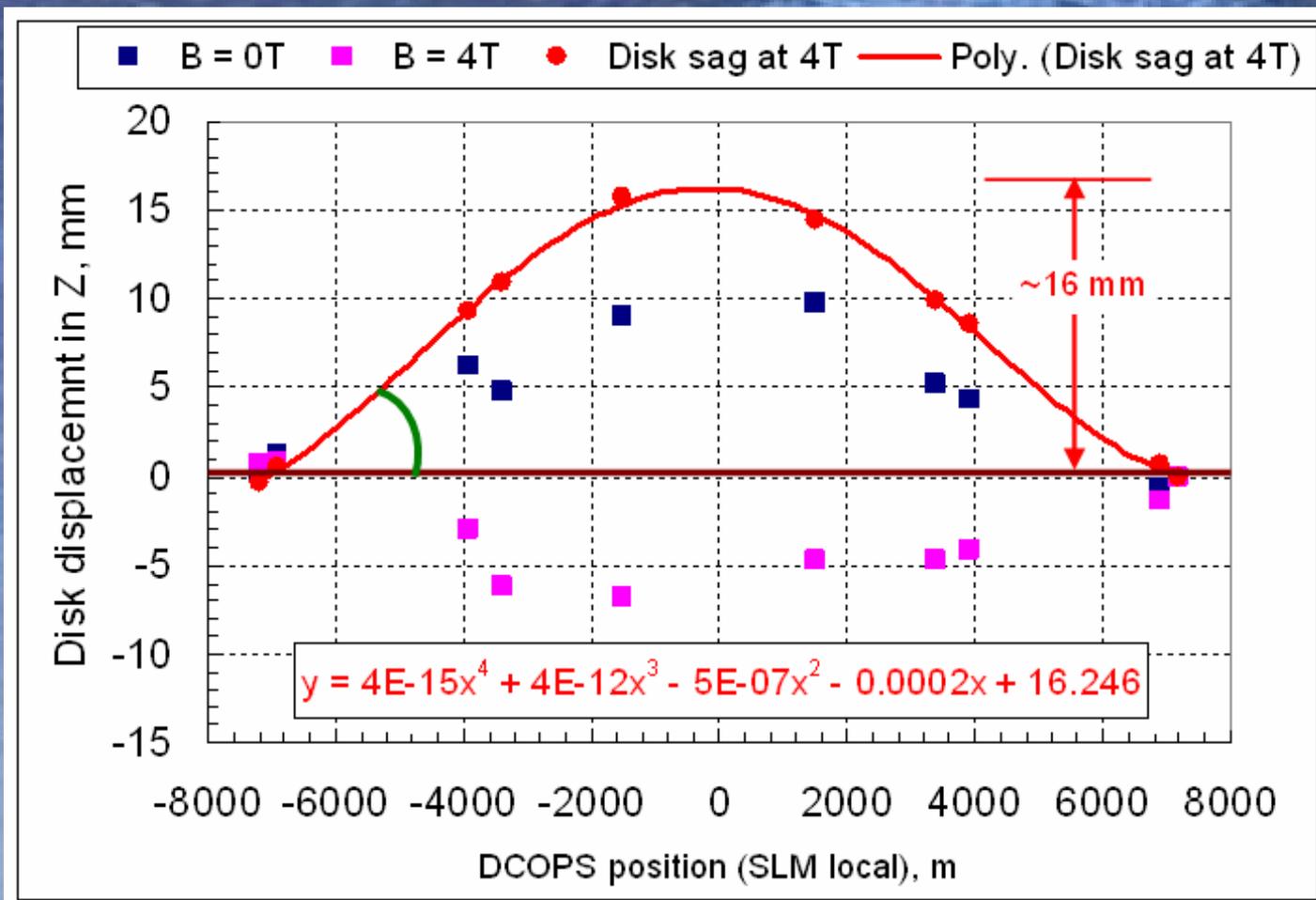
Close

Система слежения за геометрическим положением камер в полном объеме работала в глобальных тестах CRUZET-2, CRUZET-3 и CRUZET-4 (Cosmic Rays at Zero Tesla), а в настоящее время работает в глобальном тесте CRAFT (Cosmic Rays At Four Tesla) при включенном магните CMS.
Реконструкция геометрии детектора осуществляется off-line на базе программного обеспечения СОСОА

Структурная схема СОСОА реконструкции



Результаты СОСОА реконструкции ME+2 SLM2



Развитие инфраструктуры ОРЭ



Конференцзал ОРЭ. 24 декабря 2008 г. 12.00.

Констатация факта : «Это у вас такая крыша»

В.Х. Селезнёв. Март 1998- Декабрь 2008бит

План на 2009: Совместно с Дирекцией ОФВЭ добиться проведения ремонта крыши

Заключение



CROS3, Self Trigger



LHCb HV



Track Finder

С НОВЫМ 2009 ГОДОМ!