

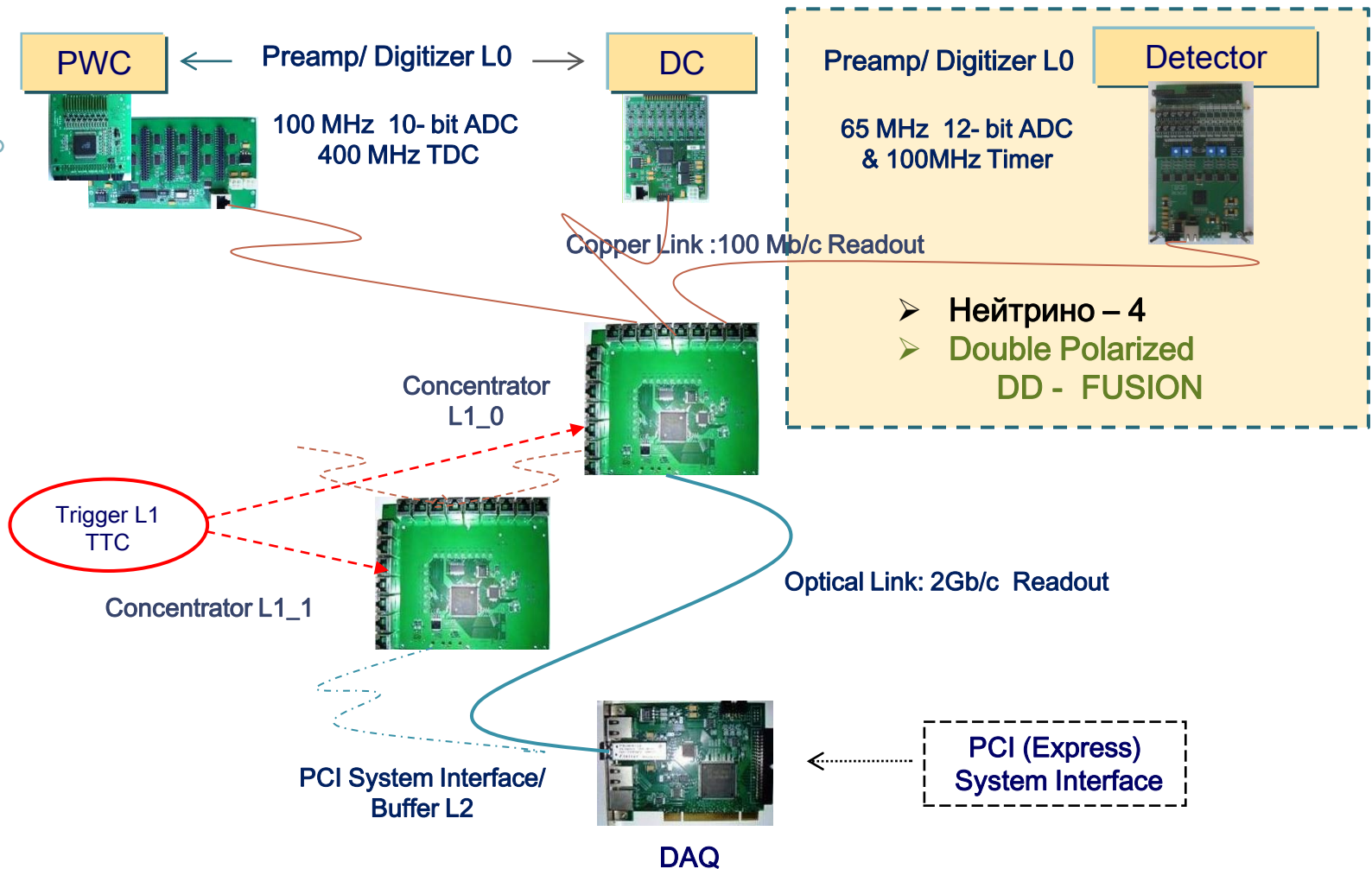


Считывающая электроника на основе многоканальных Flash ADC и программируемой логики

**Головцов В.Л., Грузинский Н.В., Надточий А.В.,
Неустроев П.В., Уваров Л.Н., Уваров С.Л., Яцюра В.И.**

Лаборатория радиоэлектроники ОФВЭ

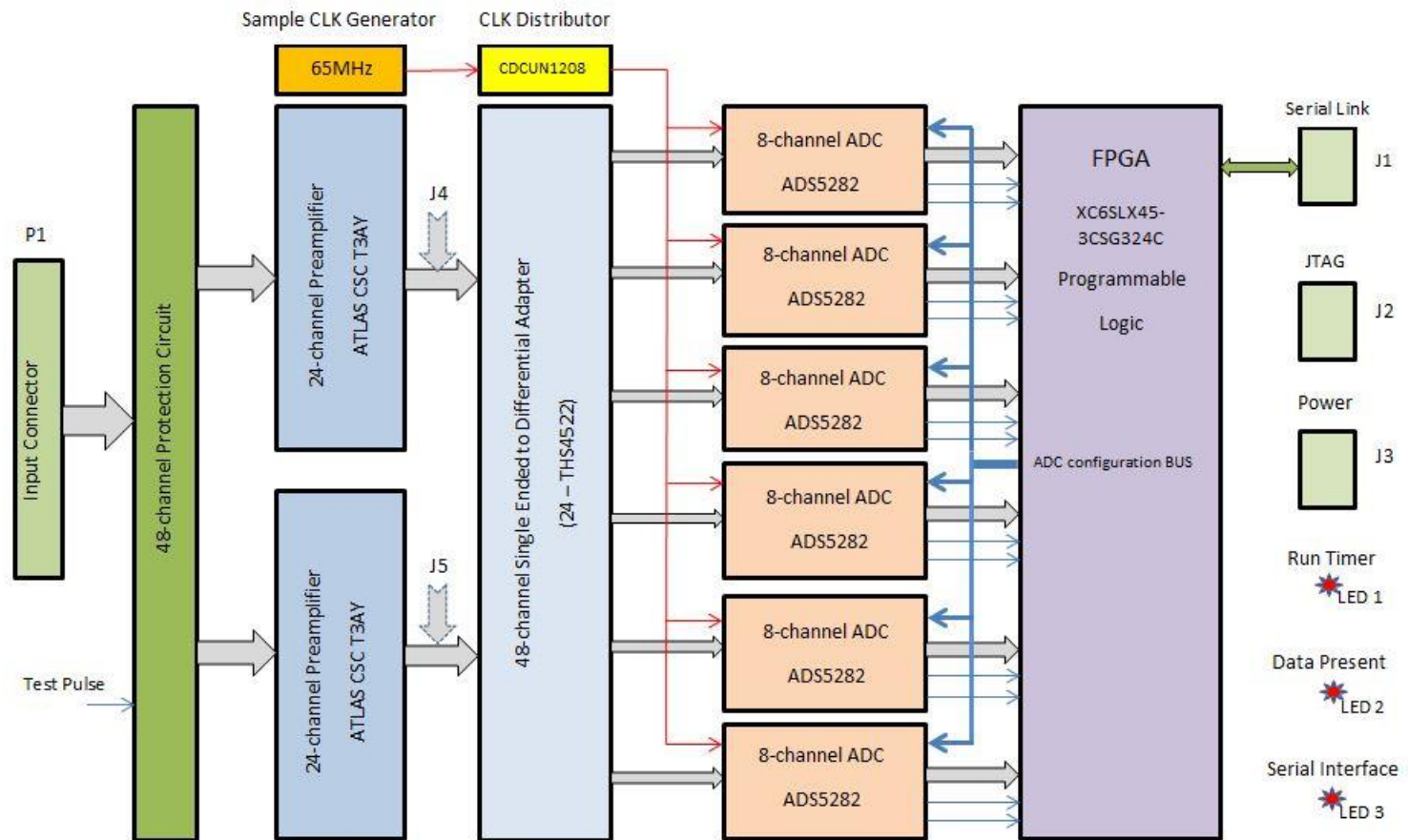
Развитие семейства систем считывания CROS-3



В экспериментальных установках применяется 4 разновидности систем CROS-3:
LAND (GSI), НЭС→ OLYMPUS (DESY), BGO-OD at ELSA (Bonn),
LHCb Test Stand (ПИЯФ) (В эксплуатации с 2006 г.)

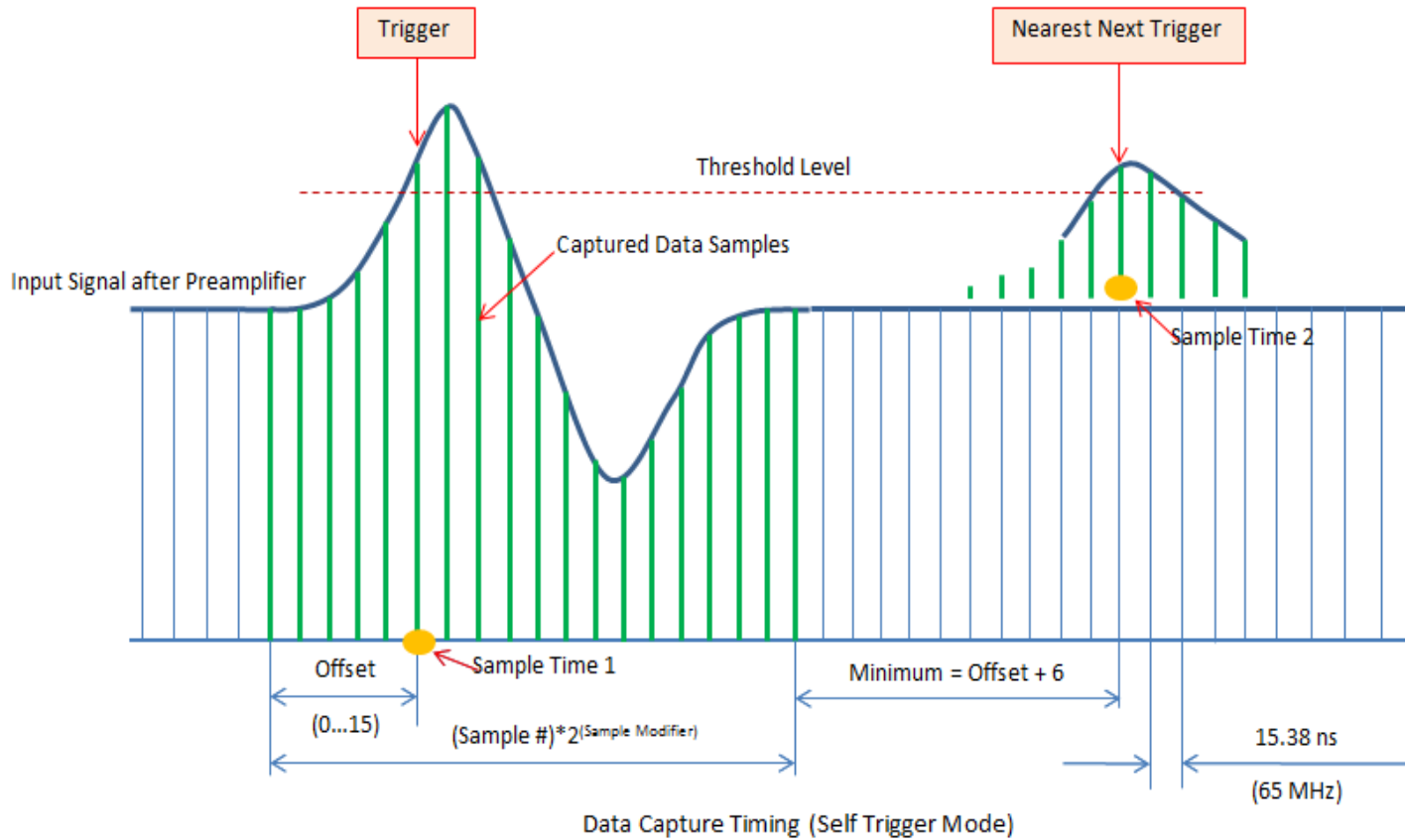
- 2013 : Прототип системы для эксперимента «Нейтрино – 4»
- 2014 : Прототип системы для эксперимента “Double Polarized DD - FUSION “

Структурная схема карты ASF-48P



Упрощенная структурная схема карты

Диаграмма регистрации данных по каждому каналу



Формат выходных данных

Формат выходных данных, относящихся к данному событию включает:

- Номер карты и номер данного канала в карте
- Время получения триггера для данного события, привязывающее его к общей оси времени, - 100мГц, 10 нс, 48 часов
- Информация о пропущенных триггерах (нештатная ситуация)
- Заказанное число отсчетов, включая предшествующие триггеру

Гибкие возможности триггерирования

Гибкие возможности триггерирования обеспечиваются программируемой логикой FPGA:

- Каждый канал запускается индивидуально, независимо от других, например по уровню входного сигнала, превысившего заданный порог
- Или по уровню входного сигнала, превысившего порог в пределах внешних ворот
- Запуск определенной группы каналов от канала, назначенного ведущим этой группы
- Запуск определенной группы каналов от любого канала этой группы
- Запуск определенной группы каналов от внешнего сигнала (триггера)
- Список можно продолжить

Входная нагрузка не должна превышать возможности системы по считыванию данных:

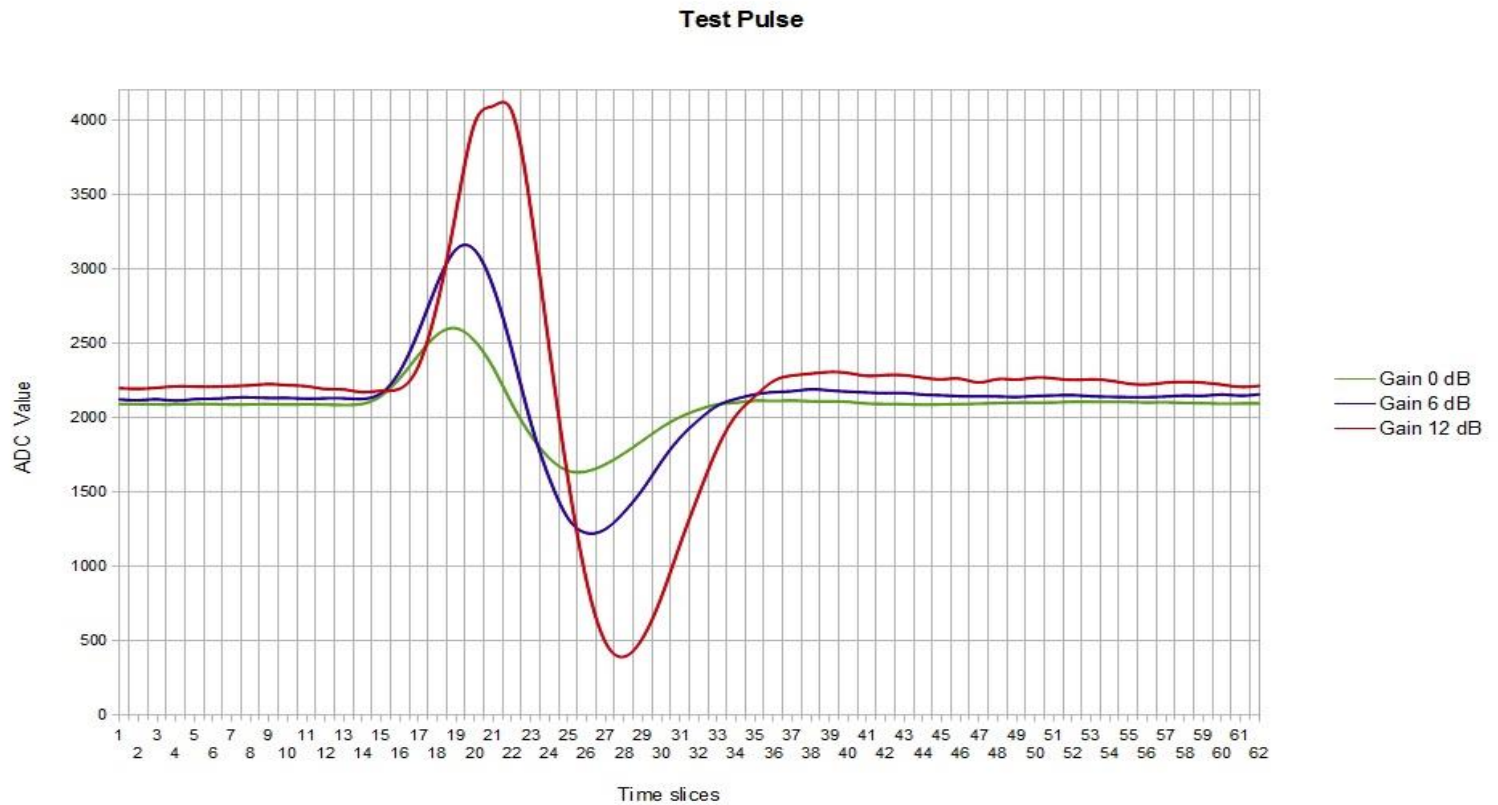
- В настоящее время входная нагрузка ограничивается возможностями системы CROS-3 по считыванию данных и составляет около **100 Mbit/sec**. Соответственно, средняя частота запусков зависит от заказанного числа отсчетов (S) на событие:
- При $S = 5$ время передачи одного события по одному каналу составляет **1,8 usec** и соответственно максимальная частота запусков в пересчете на все каналы составляет **280 kHz** (Duty cycle = 50%)
- При $S = 20$ время передачи одного события составляет **4,8 usec** и соответственно максимальная частота запусков в пересчете на все каналы составляет **100 kHz**
- При $S = 50$ время передачи одного события составляет **10 usec** и соответственно максимальная частота запусков в пересчете на все каналы составляет **50 kHz** (Duty cycle = 50%), т е около 1 kHz на канал

Встроенная буферизация позволяет обеспечивать высокую импульсную загрузку:

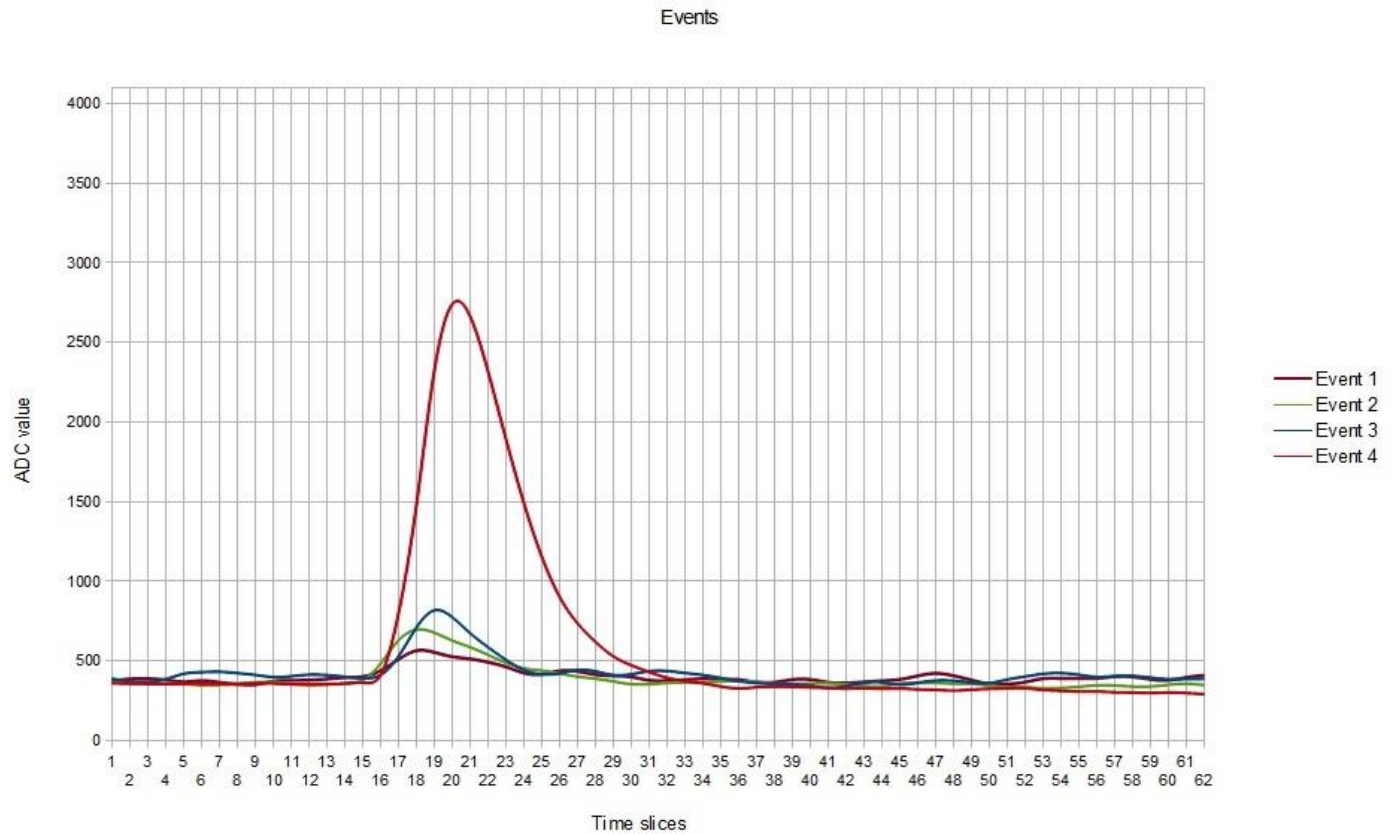
- При $S = 5$ внутренняя память может вмещать до 7000 событий
- При $S = 20$ внутренняя память может вмещать до 2500 событий
- При $S = 50$ внутренняя память может вмещать до 1000 событий

Эти цифры справедливы при равномерной загрузке каналов

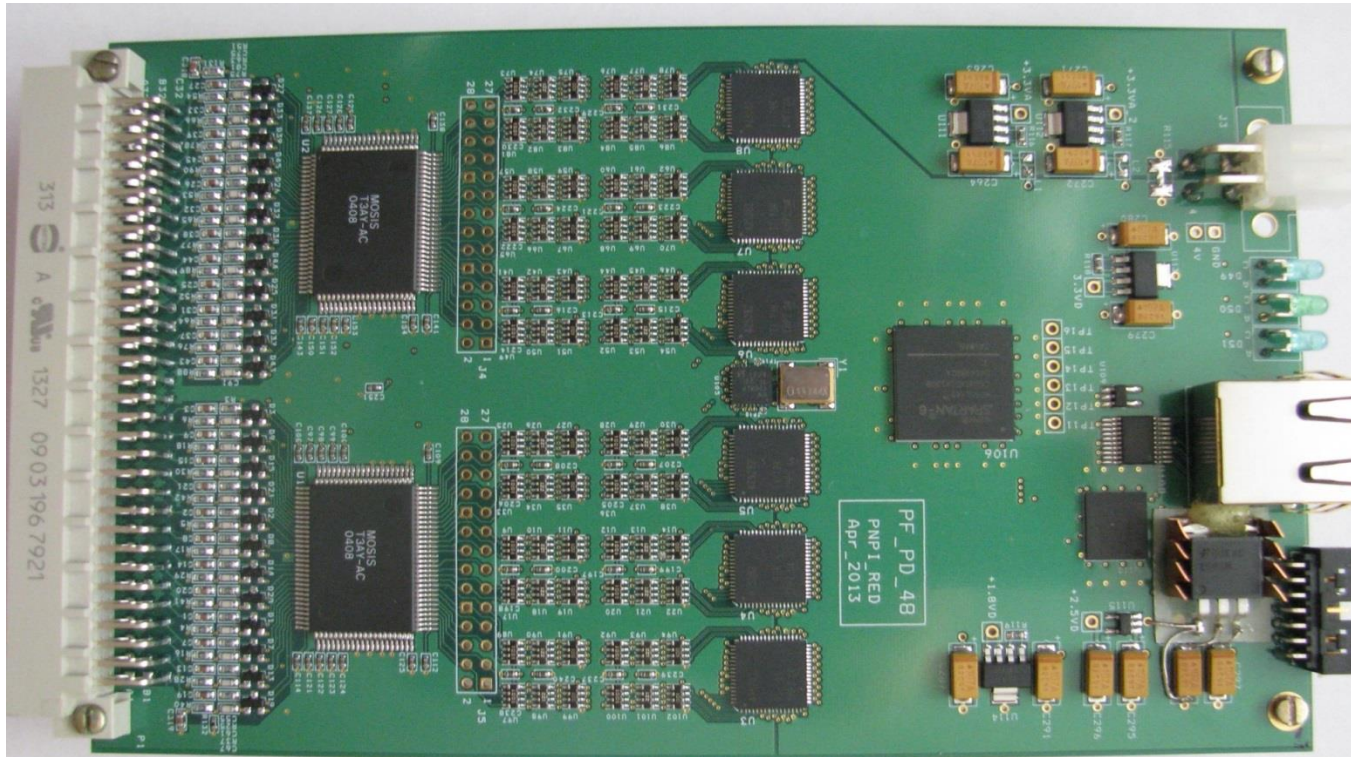
Тестовый импульс при разных коэффициентах усиления



Пример сигналов космического излучения



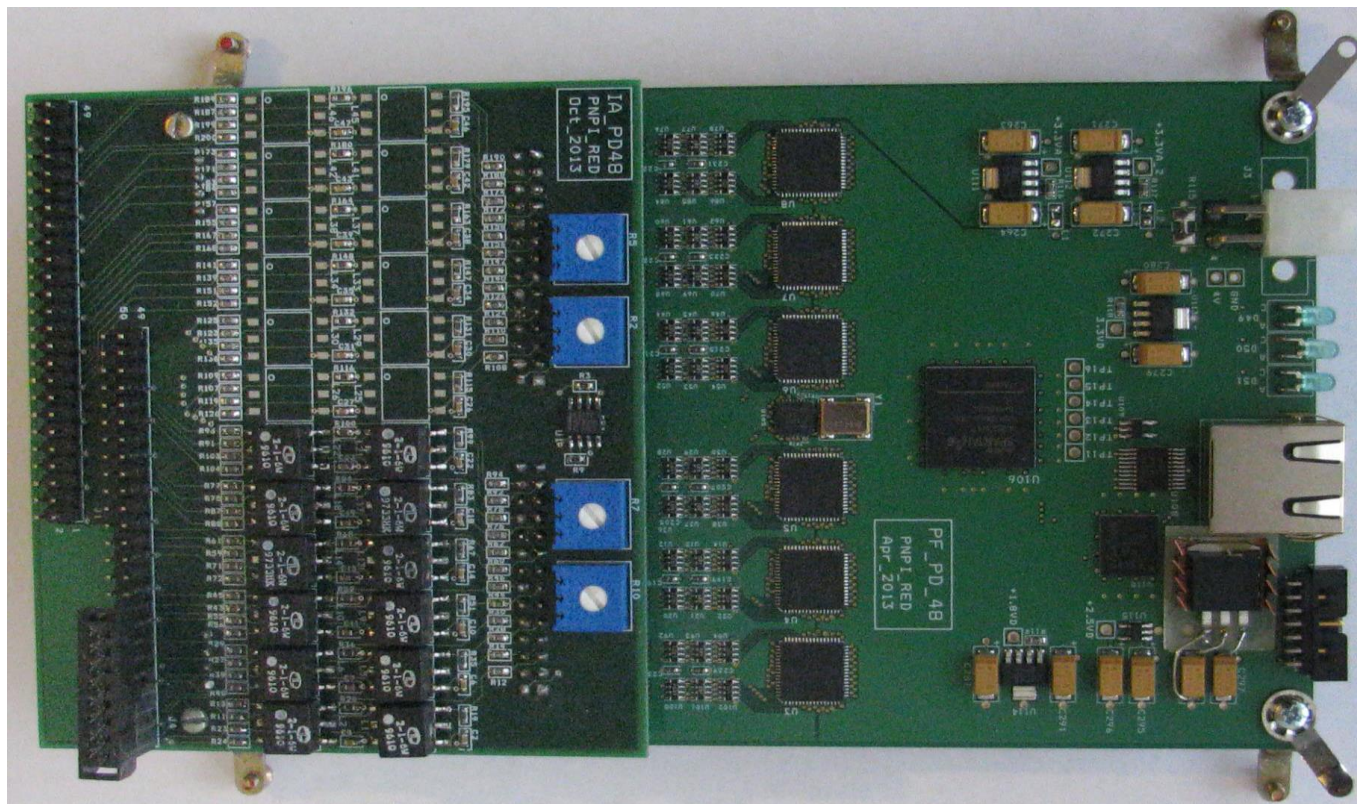
Внешний вид карты ASF-48P (100 x 160 mm)



Спецификация 25-канального предусилителя – шейпера ATLAS CSC T3A – Brookhaven National Laboratory

| | |
|-------------------------------------|--|
| Technology | 0.5 μm CMOS |
| Channels | 25 |
| Die size | 3.29 x 5.79 mm |
| Architecture | Single-ended |
| Intended C_{det} | 20 – 100 pF |
| Input device | NMOS W/L = 5000/0.6 μm , $I_d = 4 \text{ mA}$ |
| Noise | 1140 + 17.6 e-/pF |
| Gain | 3.8 mV/fC |
| Max. linear charge | 450 fC |
| Class AB Output swing | To power supply – 250 mV |
| Pulse shape | 7 th order complex Gaussian, bipolar |
| Pulse peaking time, 5% - 100% | 73 ns |
| FWHM | 340 ns |
| Max. output loading (3% distortion) | 500 Ω , 500 pF |
| Crosstalk | 0.8% adjacent, 0.5% non-adjacent |
| Power supply | Single +3.3V |
| Power dissipation | 32.5 mW / chan |

Внешний вид карты ASF-48P с адаптером вместо предусилителей (специально для эксперимента НЕЙТРИНО-4)



Спецификация карты ASF-48P

| | |
|---|--|
| Channels / Card | 48 |
| Channels / System maximum | 48 x 16 = 768 |
| Mother System | CROS-3: <ul style="list-style-type: none"> • CCBI6-B Top Level Concentrator • CBS-B CROS-3 System Buffer (PCI Card) |
| Sampling Rate | 65MHz , (15.38 ns, 30.77 ns, 61.54 ns, 123.08 ns) |
| Sampling to discriminator delay | 230 ns |
| ADC resolution | 12 bit |
| (Sample Number / Trigger) / (Maximum Capture Time/Trigger) (for different sampling rate) | (1 – 31)/(477 – 3815) ns , (2 – 62)/(954 – 7631) ns, (4 – 124)/(1907 – 15262) ns, (8 – 248)/(3814 – 30523)ns, (16 – 496)/(7628 – 61046) ns, (32 – 992)/(15257 – 122092) ns |
| Offset Before Trigger | 0...15 |
| Self Trigger Mode | Individual for each channel |
| Threshold | Individual for each channel (0x000...0xFFF) |
| Sampling Mode | Individual for each channel (15.38 ns, 30.77 ns, 61.54 ns, 123.08 ns) |
| External Trigger Mode | Common for all channels |
| Distance between nearest triggers | (Sample Number + 6) * 15.38 ns (for each channel) (If a channel has enough memory space for next event) |
| Channel's L1 FIFO | 48 x 1024 16-bit words |
| Output L2 FIFO | 16384 16-bit words |
| Sample Timer | 44-bit, 100 MHz, 48 hours (Common for all channels) |
| Serial Link (signal levels, bit rate) | LVDS, 100MBPS |
| Card size | 100 x 160 mm |
| Power supply | Single + 3.8V, 2.7A (10,3W) |

Перспективы

Новый компонент : **ADS5296A – Configurable ADC**

Изучается возможность на базе карты ADS-48P и ADS5296A создания конфигурируемой карты со следующими параметрами:

| № Config | Sampling Rate | Sampling Period | ADC Resolution | Channels for Card |
|----------|---------------|-----------------|----------------|-------------------|
| 1 | 80MHz | 12.5ns | 12 bit | 48 |
| 2 | 100MHz | 10ns | 10 bit | 48 |
| 3 | 160MHz | 6.25ns | 12 bit | 24 |
| 4 | 200MHz | 5ns | 10 bit | 24 |

References

**Advanced Front End Signal Processing Electronics for ATLAS CSC System:
Status And Post Production Performance. Sachin S Junnarkar, Anand
Kandasamy, Paul O'Connor
Brookhaven National Laboratory, Upton, NY, 11973, USA**

**N.F. Bondar, V.L. Golovtsov, A.G. Golyash, E.A. Lobachev, L.N. Uvarov, S.L.
Uvarov, V.I. Yatsura,
Third Generation Coordinate RedOut System – CROS-3,
PNPI High Energy Physics Division Main Scientific Activities 2002-2006, p.335**

**V.L. Golovtsov, E.M. Spiridenkov, L.N. Uvarov, S.L. Uvarov, V.I. Yatsura,
CROS-3B – Coordinate ReadOut System (New Drift Chamber Version)
To be published in PNPI High Energy Physics Division Main Scientific Activities
2006-2012**

**V.L. Golovtsov, E.M. Spiridenkov, L.N. Uvarov, S.L. Uvarov, V.I. Yatsura
CROS-3L – Coordinate Readout System (LHCb Test Stand Version)
To be published in PNPI High Energy Physics Division Main Scientific Activities
2006-2012**